8 位增强型 USB 单片机 CH547、CH546

手册

版本：1D

http://wch.cn

1、概述

CH547 芯片是一款兼容 MCS51 指令集的增强型 E8051 内核单片机，其 79%的指令是单字节单周期指令，平均指令速度比标准 MCS51 快 8～15 倍。

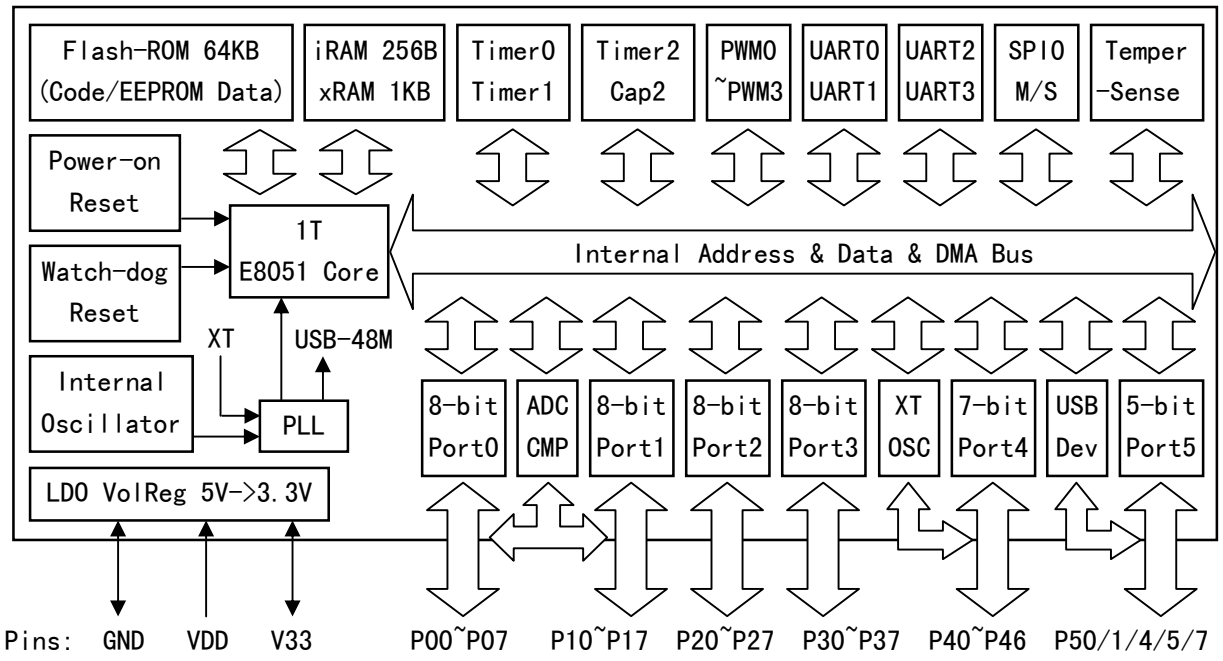
CH547 支持最高 48MHz 系统主频，内置 64K 程序存储器 Flash-ROM 和 256 字节内部 iRAM 以及 2K 字节片内 xRAM，xRAM 支持 DMA 直接内存存取。

CH547 内置了 12 位 ADC 模数转换、电容式触摸按键检测模块、TS 温度传感器、内置时钟、3 组定时器和 1 路信号捕捉、4 路 PWM、4 组异步串口、SPI 等功能模块，支持全速和低速 USB-Device 设备模式。

CH546 是 CH547 的简化版，程序存储器 ROM 仅 32KB，异步串口仅提供 UART0，ADC 和触摸按键检测仅提供 8 路，PWM 仅提供 2 路，其它与 CH547 相同，可直接参考 CH547 手册和资料。

型号	程序 ROM 引导 ROM	xRAM iRAM	非易失 EEPROM	USB 设备	TS 温度 传感器	定时 器	信号 捕捉	8 位 PWM	异步 串口	SPI 主 SPI 从	12 位 ADC	电容触 摸按键
CH547	60KB+3KB	1024	1KB	全/低速	支持	3 组	1 路	4 路	4 组	2 合 1	12 路	12 通道
CH546	32KB+3KB	+256						2 路	1 组		8 路	8 通道

下面为 CH547 的内部框图，仅供参考。

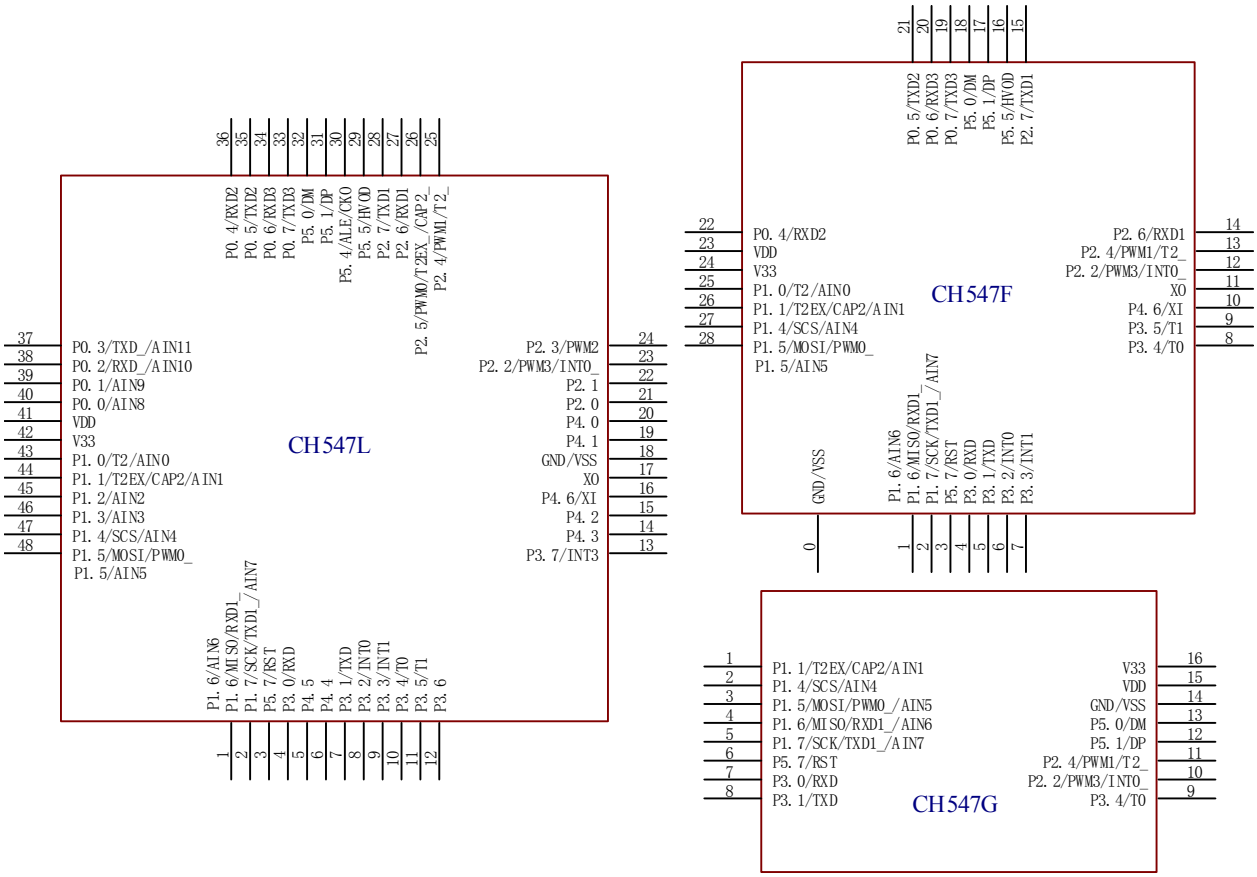


2、特点

- Core：增强型 E8051 内核，兼容 MCS51 指令集，其 79%的指令是单字节单周期指令，平均指令速度比标准 MCS51 快 8～15 倍，特有 XRAM 数据快速复制指令，双 DPTR 指针。
- ROM：64KB 非易失存储器 Flash-ROM，支持 10K 次擦写，可以全部用于程序存储空间；或者可以分为 60KB 程序存储区和 1KB 数据存储区 EEPROM 以及 3KB 引导代码 BootLoader/ISP 程序区。
- EEPROM：数据存储区 EEPROM 共 1K 字节，分为 16 个独立块，支持单字节读、单字节写、块写(1～64 字节)、块擦除(64 字节)操作，在典型环境下一般支持 100K 次擦写（非担保）。
- OTP：一次性可编程数据存储区 OTP 共 32 字节，支持双字读（4 字节）、单字节写。
- RAM：256 字节内部 iRAM，可以用于快速数据暂存以及堆栈；1KB 片内 xRAM，可以用于大量数据暂存以及 DMA 直接内存存取。
- USB：内嵌 USB 设备控制器和 USB 收发器，支持 USB 2.0 全速 12Mbps 或者低速 1.5Mbps。支持最大 64 字节数据包，内置 FIFO，支持 DMA。
- Timer：3 组定时器，T0/T1/T2 为标准 MCS51 定时器。
- Capture：定时器 T2 支持 1 路信号捕捉。
- PWM：4 路 PWM 输出，支持标准 8 位数据或者快速 6 位数据。
- UART：4 组异步串口，UART0 为标准 MCS51 串口；UART1/2/3 自带通讯波特率设置寄存器。
- SPI：SPI 控制器支持 Master/Slave 主从模式，内置 FIFO，时钟频率最高可接近系统主频 Fsys 的一半，支持串行数据输入输出单工复用。
- ADC：12 通道 12 位 A/D 模数转换器，支持多种组合的电压比较。
- Touch-Key：支持 12 通道电容触摸按键检测，每个 ADC 通道都支持触摸按键检测。
- TS：内置简单的温度传感器。
- GPIO：支持最多 44 个 GPIO 引脚(含 XI 和 RST 以及 USB 引脚)，支持 MCS51 兼容的准双向模式，新增高阻输入、推挽输出、开漏输出模式，其中一个引脚支持 12V 高压开漏输出。
- Interrupt：支持 16 组中断信号源，包括与标准 MCS51 兼容的 6 组中断(INT0、T0、INT1、T1、UART0、T2)，以及扩展的 10 组中断(SPI0、INT3、USB、ADC/UART2、UART1、PWMX/UART3、GPIO、WDOG)，其中 GPIO 中断可以从 7 个引脚中选择。
- Watch-Dog：8 位可预设看门狗定时器 WDOG，支持定时中断。
- Reset：支持 5 种复位信号源，内置上电复位和多级可调的电源低压检测复位模块，支持软件复位和看门狗溢出复位，可选引脚外部输入复位。
- Clock：内置 24MHz 时钟源，可以通过复用 GPIO 引脚支持外部晶体，内置 PLL 用于产生 USB 时钟和所需频率的系统主频 Fsys。
- Power：内置 5V 到 3.3V 的低压差电压调整器，用于 USB 等模块，支持 5V 或 3.3V 甚至 6V 或 2.8V 电源电压。
- Sleep：支持低功耗睡眠，支持 USB、UART0、UART1、SPI0、比较器以及部分 GPIO 外部唤醒。
- 芯片内置唯一 ID 号，支持 ID 号和校验。

3、封装

封装形式	塑体宽度		引脚间距		封装说明	订货型号
LQFP-48	7*7mm		0.5mm	19.7mil	标准 LQFP48 脚贴片	CH547L
QFN28_4X4	4*4mm		0.4mm	15.7mil	方形无引线 28 脚	CH547F
SOP-16	3.9mm	150mil	1.27mm	50mil	标准的 16 脚贴片	CH547G
LQFP-48	7*7mm		0.5mm	19.7mil	标准 LQFP48 脚贴片	CH546L
SOP-16	3.9mm	150mil	1.27mm	50mil	标准的 16 脚贴片	CH546G



4、引脚

引脚号			引脚名称	其它功能名称（左侧功能最优先）	其它功能描述
SOP16	QFN28	LQFP48			
15	23	41	VDD	VCC	I/O 电源输入以及内部 USB 电源调整器的外部电源输入，需要外接 0.1uF 电源退耦电容。
16	24	42	V33	V3	内部 USB 电源调整器输出和内部 USB 电源输入，当电源电压小于 3.6V 时连接 VDD 输入外部电源，当电源电压大于 3.6V 时外接 0.1uF 电源退耦电容
14	0	18	GND	VSS	公共接地端。
-	-	40	P0.0	AIN8	AIN8～AIN11：4 通道 ADC 模拟信号/触摸按键输入。 RXD_、TXD_：RXD、TXD 引脚映射。 RXD2、TXD2：UART2 串行数据输入、串行数据输出。 RXD3、TXD3：UART3 串行数据输入、串行数据输出。
-	-	39	P0.1	AIN9	
-	-	38	P0.2	RXD_/AIN10	
-	-	37	P0.3	TXD_/AIN11	
-	22	36	P0.4	RXD2	
-	21	35	P0.5	TXD2	
-	20	34	P0.6	RXD3	
-	19	33	P0.7	TXD3	
-	25	43	P1.0	T2/AIN0	AIN0～AIN7：8 通道 ADC 模拟信号/触摸按键输入。 T2：定时/计数器 2 的外部计数输入/时钟输出。 T2EX：定时/计数器 2 重载/捕捉输入。 CAP2：定时/计数器 2 的捕捉输入。
1	26	44	P1.1	T2EX/CAP2/AIN1	
-	-	45	P1.2	AIN2	
-	-	46	P1.3	AIN3	

2	27	47	P1.4	SCS/AIN4	SCS、MOSI、MISO、SCK：SPI0 接口，SCS 是片选输入，MOSI 是主机输出/从机输入，MISO 是主机输入/从机输出，SCK 是串行时钟。 PWM0_、RXD1_、TXD1_：PWM0/RXD1/TXD1 引脚映射。
3	28	48	P1.5	MOSI/PWM0_/AIN5	
4	1	1	P1.6	MISO/RXD1_/AIN6	
5	2	2	P1.7	SCK/TXD1_/AIN7	
–	–	21	P2.0		PWM0～PWM3：4 通道 PWM 输出。 INT0_：INT0 引脚映射。 T2_：T2 引脚映射。 T2EX_/CAP2_：T2EX/CAP2 引脚映射。 RXD1、TXD1：UART1 串行数据输入、串行数据输出。
–	–	22	P2.1		
10	12	23	P2.2	PWM3/INT0_	
–	–	24	P2.3	PWM2	
11	13	25	P2.4	PWM1/T2_	
–	–	26	P2.5	PWM0/T2EX_/CAP2_	
–	14	27	P2.6	RXD1	
–	15	28	P2.7	TXD1	
7	4	4	P3.0	RXD	RXD、TXD：UART0 串行数据输入、串行数据输出。 INT0、INT1：外部中断 0、外部中断 1 输入。 T0、T1：定时器 0、定时器 1 外部输入。 INT3：外部中断 3。
8	5	7	P3.1	TXD	
–	6	8	P3.2	INT0	
–	7	9	P3.3	INT1	
9	8	10	P3.4	T0	
–	9	11	P3.5	T1	
–	–	12	P3.6		
–	–	13	P3.7	INT3	
–	–	20	P4.0		XI、XO：外部晶体振荡输入端、反相输出端。
–	–	19	P4.1		
–	–	15	P4.2		
–	–	14	P4.3		
–	–	6	P4.4		
–	–	5	P4.5		
–	10	16	P4.6	XI	
–	11	17	XO		
13	18	32	P5.0	DM/UDM	DM、DP：USB 设备的 D-、D+信号端。 电阻已全内置，建议外部不再串联电阻。
12	17	31	P5.1	DP/UDP	
–	–	30	P5.4	ALE/CKO	ALE/CKO：伪地址锁存信号输出或者时钟输出。 HVOD：支持 12V 高电压的开漏输出。
–	16	29	P5.5	HVOD	
6	3	3	P5.7	RST	外部复位输入，内置下拉电阻。

5、特殊功能寄存器 SFR

本手册中在对寄存器进行描述时可能使用了下列缩写：

缩写词	描述
RO	表示访问类型：只读
WO	表示访问类型：只写，读取的值无效
RW	表示访问类型：可读可写
H	以其结束表示 16 进制数
B	以其结束表示 2 进制数

5.1 SFR 简介和地址分布

CH547 用特殊功能寄存器 SFR 和 xSFR 控制、管理设备以及设置工作模式。

SFR 占用内部数据存储空间的 80h-FFh 地址范围，只能通过直接地址方式的指令访问。其中地址为 x0h 或 x8h 的寄存器是可以按位寻址的，这样就能避免访问某个具体的位时而修改其他位的值；其它地址为非 8 倍数的寄存器只能按字节访问。

部分 SFR 仅在安全模式下才能写入数据，而在非安全模式下是只读状态，例如：GLOBAL_CFG、CLOCK_CFG、WAKE_CTRL、POWER_CFG。

部分 SFR 具有一个或者多个别名，例如：SPI0_CK_SE/SPI0_S_PRE、ROM_ADDR_L/ROM_DATA_LL、ROM_ADDR_H/ROM_DATA_LH、ROM_DATA_HL/ROM_DAT_BUF、ROM_DATA_HH/ROM_BUF_MOD。

部分地址对应于多个独立的 SFR，例如：SAFE_MOD/CHIP_ID、ROM_CTRL/ROM_STATUS。

CH547 包含 8051 标准 SFR 所有的寄存器，同时又增加了其他设备控制寄存器。具体 SFR 见下表。

表 5.1 特殊功能寄存器表

SFR	0、8	1、9	2、A	3、B	4、C	5、D	6、E	7、F
0xF8	SPI0_STAT	SPI0_DATA	SPI0_CTRL	SPI0_CK_SE SPI0_S_PRE	SPI0_SETUP		RESET_KEEP	WDOG_COUNT
0xF0	B	TKEY_CTRL	ADC_CTRL	ADC_CFG	ADC_DAT_L	ADC_DAT_H	ADC_CHAN	ADC_PIN
0xE8	IE_EX	IP_EX	UEP4_1_MOD	UEP2_3_MOD	UEP0_DMA_L	UEP0_DMA_H	UEP1_DMA_L	UEP1_DMA_H
0xE0	ACC	USB_INT_EN	USB_CTRL	USB_DEV_AD	UEP2_DMA_L	UEP2_DMA_H	UEP3_DMA_L	UEP3_DMA_H
0xD8	USB_INT_FG	USB_INT_ST	USB_MIS_ST	USB_RX_LEN	UEP0_CTRL	UEP0_T_LEN	UEP4_CTRL	UEP4_T_LEN
0xD0	PSW	UDEV_CTRL	UEP1_CTRL	UEP1_T_LEN	UEP2_CTRL	UEP2_T_LEN	UEP3_CTRL	UEP3_T_LEN
0xC8	T2CON	T2MOD	RCAP2L	RCAP2H	TL2	TH2		
0xC0	P4		P4_MOD_OC	P4_DIR_PU	P0_MOD_OC	P0_DIR_PU		
0xB8	IP	CLOCK_CFG	POWER_CFG		SCON1	SBUF1	SBAUD1	SIF1
0xB0	P3	GLOBAL_CFG	GPIO_IE	INTX	SCON2	SBUF2	SBAUD2	SIF2
0xA8	IE	WAKE_CTRL	PIN_FUNC	P5	SCON3	SBUF3	SBAUD3	SIF3
0xA0	P2	SAFE_MOD CHIP_ID	XBUS_AUX	PWM_DATA3				
0x98	SCON	SBUF	PWM_DATA2	PWM_DATA1	PWM_DATA0	PWM_CTRL	PWM_CK_SE	PWM_CTRL2
0x90	P1	USB_C_CTRL	P1_MOD_OC	P1_DIR_PU	P2_MOD_OC	P2_DIR_PU	P3_MOD_OC	P3_DIR_PU
0x88	TCON	TMOD	TL0	TL1	TH0	TH1	ROM_DATA_HL ROM_DAT_BUF	ROM_DATA_HH ROM_BUF_MOD
0x80	P0	SP	DPL	DPH	ROM_ADDR_L ROM_DATA_LL	ROM_ADDR_H ROM_DATA_LH	ROM_CTRL ROM_STATUS	PCON

备注：(1)、红色文本代表可以按位寻址；

(2)、以下是颜色框对应说明

	寄存器地址
	SPI0 相关寄存器
	ADC 相关寄存器
	USB 相关寄存器
	定时/计数器 2 相关寄存器
	端口设置相关寄存器
	PWMX 相关寄存器
	UART1/2/3 相关寄存器

	定时/计数器 0 和 1 相关寄存器
	Flash-ROM 相关寄存器

5.2 SFR 分类和复位值

表 5.2 SFR 和 xSFR 描述和复位值

功能分类	名称	地址	描述	复位值
系统设置相关寄存器	B	F0h	B 寄存器	0000 0000b
	ACC	E0h	累加器	0000 0000b
	PSW	D0h	程序状态寄存器	0000 0000b
	GLOBAL_CFG	B1h	全局配置寄存器(CH547 引导程序状态下)	0110 0000b
			全局配置寄存器(CH547 应用程序状态下)	0100 0000b
			全局配置寄存器(CH546 引导程序状态下)	0010 0000b
			全局配置寄存器(CH546 应用程序状态下)	0000 0000b
	CHIP_ID	A1h	CH547 芯片 ID 识别码(只读)	0100 0111b
			CH546 芯片 ID 识别码(只读)	0100 0110b
	SAFE_MOD	A1h	安全模式控制寄存器(只写)	0000 0000b
	DPH	83h	数据地址指针高 8 位	0000 0000b
	DPL	82h	数据地址指针低 8 位	0000 0000b
	DPTR	82h	DPL 和 DPH 组成 16 位 SFR	0000h
	SP	81h	堆栈指针	0000 0111b
时钟、睡眠及电源控制相关寄存器	WDOG_COUNT	FFh	看门狗计数寄存器	0000 0000b
	RESET_KEEP	FEh	复位保持寄存器(上电复位状态下)	0000 0000b
	POWER_CFG	BAh	电源管理配置寄存器	0000 0011b
	CLOCK_CFG	B9h	系统时钟配置寄存器	1000 0011b
	WAKE_CTRL	A9h	睡眠唤醒控制寄存器	0000 0000b
	PCON	87h	电源控制寄存器(上电复位状态下)	0001 0000b
中断控制相关寄存器	IP_EX	E9h	扩展中断优先级控制寄存器	0000 0000b
	IE_EX	E8h	扩展中断使能寄存器	0000 0000b
	GPIO_IE	C7h	GPIO 中断使能寄存器	0000 0000b
	IP	B8h	中断优先级控制寄存器	0000 0000b
	INTX	B3h	扩展外部中断控制寄存器	0000 0000b
	IE	A8h	中断使能寄存器	0000 0000b
Flash-ROM 相关寄存器	ROM_DATA_HH	8Fh	flash-ROM 数据寄存器高字的高字节(只读)	xxxx xxxxb
	ROM_DATA_HL	8Eh	flash-ROM 数据寄存器高字的低字节(只读)	xxxx xxxxb
	ROM_DATA_HI	8Eh	ROM_DATA_HL 和 ROM_DATA_HH 组成 16 位 SFR	xxxxh
	ROM_BUF_MOD	8Fh	flash-ROM 擦写操作的缓冲区模式寄存器	xxxx xxxxb
	ROM_DAT_BUF	8Eh	flash-ROM 擦写操作的数据缓冲寄存器	xxxx xxxxb
	ROM_STATUS	86h	flash-ROM 状态寄存器(只读)	0000 0000b
	ROM_CTRL	86h	flash-ROM 控制寄存器(只写)	0000 0000b
	ROM_ADDR_H	85h	flash-ROM 地址寄存器高字节	xxxx xxxxb
	ROM_ADDR_L	84h	flash-ROM 地址寄存器低字节	xxxx xxxxb
	ROM_ADDR	84h	ROM_ADDR_L 和 ROM_ADDR_H 组成 16 位 SFR	xxxxh
	ROM_DATA_LH	85h	flash-ROM 数据寄存器低字的高字节(只读)	xxxx xxxxb

	ROM_DATA_LL	84h	flash-ROM 数据寄存器低字的低字节(只读)	xxxx xxxxb
	ROM_DATA_LO	84h	ROM_DATA_LL 和 ROM_DATA_LH 组成 16 位 SFR	xxxxh
端口设置相关寄存器	XBUS_AUX	A2h	外部总线辅助设置寄存器	0000 0000b
	PIN_FUNC	AAh	引脚功能选择寄存器	0000 0000b
	P0_DIR_PU	C5h	P0 端口方向控制和上拉使能寄存器	1111 1111b
	P0_MOD_OC	C4h	P0 端口输出模式寄存器	1111 1111b
	P4_DIR_PU	C3h	P4 端口方向控制和上拉使能寄存器	1111 1111b
	P4_MOD_OC	C2h	P4 端口输出模式寄存器	1111 1111b
	P3_DIR_PU	97h	P3 端口方向控制和上拉使能寄存器	1111 1111b
	P3_MOD_OC	96h	P3 端口输出模式寄存器	1111 1111b
	P2_DIR_PU	95h	P2 端口方向控制和上拉使能寄存器	1111 1111b
	P2_MOD_OC	94h	P2 端口输出模式寄存器	1111 1111b
	P1_DIR_PU	93h	P1 端口方向控制和上拉使能寄存器	1111 1111b
	P1_MOD_OC	92h	P1 端口输出模式寄存器	1111 1111b
	P5	ABh	P5 端口输入输出寄存器	0010 0000b
	P4	C0h	P4 端口输入输出寄存器	1111 1111b
	P3	B0h	P3 端口输入输出寄存器	1111 1111b
	P2	A0h	P2 端口输入输出寄存器	1111 1111b
	P1	90h	P1 端口输入输出寄存器	1111 1111b
	P0	80h	P0 端口输入输出寄存器	1111 1111b
定时/计数器 0 和 1 相关寄存器	TH1	8Dh	Timer1 计数高字节	xxxx xxxxb
	TH0	8Ch	Timer0 计数高字节	xxxx xxxxb
	TL1	8Bh	Timer1 计数低字节	xxxx xxxxb
	TL0	8Ah	Timer0 计数低字节	xxxx xxxxb
	TMOD	89h	Timer0/1 方式寄存器	0000 0000b
	TCON	88h	Timer0/1 控制寄存器	0000 0000b
UART0 相关寄存器	SBUF	99h	UART0 数据寄存器	xxxx xxxxb
	SCON	98h	UART0 控制寄存器	0000 0000b
定时/计数器 2 相关寄存器	TH2	CDh	Timer2 计数器高字节	0000 0000b
	TL2	CCh	Timer2 计数器低字节	0000 0000b
	T2COUNT	CCh	TL2 和 TH2 组成 16 位 SFR	0000h
	RCAP2H	CBh	计数重载/捕捉 2 数据寄存器高字节	0000 0000b
	RCAP2L	CAh	计数重载/捕捉 2 数据寄存器低字节	0000 0000b
	RCAP2	CAh	RCAP2L 和 RCAP2H 组成 16 位 SFR	0000h
	T2MOD	C9h	Timer2 方式寄存器	0000 0000b
	T2CON	C8h	Timer2 控制寄存器	0000 0000b
PWMX 相关寄存器	PWM_DATA3	A3h	PWM3 数据寄存器	xxxx xxxxb
	PWM_CTRL2	9Fh	PWM 扩展控制寄存器	0000 0000b
	PWM_CK_SE	9Eh	PWM 时钟分频设置寄存器	0000 0000b
	PWM_CTRL	9Dh	PWM 控制寄存器	0000 0010b
	PWM_DATA0	9Ch	PWM0 数据寄存器	xxxx xxxxb
	PWM_DATA1	9Bh	PWM1 数据寄存器	xxxx xxxxb
	PWM_DATA2	9Ah	PWM2 数据寄存器	xxxx xxxxb

SPI0 相关寄存器	SPI0_SETUP	FCh	SPI0 设置寄存器	0000 0000b
	SPI0_S_PRE	FBh	SPI0 从机模式预置数据寄存器	0010 0000b
	SPI0_CK_SE	FBh	SPI0 时钟分频设置寄存器	0010 0000b
	SPI0_CTRL	FAh	SPI0 控制寄存器	0000 0010b
	SPI0_DATA	F9h	SPI0 数据收发寄存器	xxxx xxxxb
	SPI0_STAT	F8h	SPI0 状态寄存器	0000 1000b
UART1 相关寄存器	SIF1	BFh	UART1 中断状态寄存器	0000 0000b
	SBAUD1	BEh	UART1 波特率设置寄存器	xxxx xxxxb
	SBUF1	BDh	UART1 数据寄存器	xxxx xxxxb
	SCON1	BCh	UART1 控制寄存器	0100 0000b
UART2 相关寄存器	SIF2	B7h	UART2 中断状态寄存器	0000 0000b
	SBAUD2	B6h	UART2 波特率设置寄存器	xxxx xxxxb
	SBUF2	B5h	UART2 数据寄存器	xxxx xxxxb
	SCON2	B4h	UART2 控制寄存器	0000 0000b
UART3 相关寄存器	SIF3	AFh	UART3 中断状态寄存器	0000 0000b
	SBAUD3	AEh	UART3 波特率设置寄存器	xxxx xxxxb
	SBUF3	ADh	UART3 数据寄存器	xxxx xxxxb
	SCON3	ACh	UART3 控制寄存器	0000 0000b
ADC/TKEY 相关寄存器	ADC_PIN	F7h	ADC 引脚数字输入控制寄存器	0000 0000b
	ADC_CHAN	F6h	ADC 模拟信号通道选择寄存器	0000 0000b
	ADC_DAT_H	F5h	ADC 结果数据的高字节(只读)	0000 xxxxb
	ADC_DAT_L	F4h	ADC 结果数据的低字节(只读)	xxxx xxxxb
	ADC_DAT	F4h	ADC_DAT_L 和 ADC_DAT_H 组成 16 位 SFR	0xxxh
	ADC_CFG	F3h	ADC 配置寄存器	0000 0000b
	ADC_CTRL	F2h	ADC 控制和状态寄存器	x000 000xb
	TKEY_CTRL	F1h	触摸按键充电脉冲宽度控制寄存器(只写)	0000 0000b
USB 相关寄存器	UEP1_DMA_H	EFh	端点 1 缓冲区起始地址高字节	0000 0xxxb
	UEP1_DMA_L	EEh	端点 1 缓冲区起始地址低字节	xxxx xxxxb
	UEP1_DMA	EEh	UEP1_DMA_L 和 UEP1_DMA_H 组成 16 位 SFR	0xxxh
	UEP0_DMA_H	EDh	端点 0 和 4 缓冲区起始地址高字节	0000 0xxxb
	UEP0_DMA_L	ECh	端点 0 和 4 缓冲区起始地址低字节	xxxx xxxxb
	UEP0_DMA	ECh	UEP0_DMA_L 和 UEP0_DMA_H 组成 16 位 SFR	0xxxh
	UEP2_3_MOD	EBh	端点 2、3 模式控制寄存器	0000 0000b
	UEP4_1_MOD	EAh	端点 1、4 模式控制寄存器	0000 0000b
	UEP3_DMA_H	E7h	端点 3 缓冲区起始地址高字节	0000 0xxxb
	UEP3_DMA_L	E6h	端点 3 缓冲区起始地址低字节	xxxx xxxxb
	UEP3_DMA	E6h	UEP3_DMA_L 和 UEP3_DMA_H 组成 16 位 SFR	0xxxh
	UEP2_DMA_H	E5h	端点 2 缓冲区起始地址高字节	0000 0xxxb
	UEP2_DMA_L	E4h	端点 2 缓冲区起始地址低字节	xxxx xxxxb
	UEP2_DMA	E4h	UEP2_DMA_L 和 UEP2_DMA_H 组成 16 位 SFR	0xxxh
	USB_DEV_AD	E3h	USB 设备地址寄存器	0000 0000b
	USB_CTRL	E2h	USB 控制寄存器	0000 0110b
	USB_INT_EN	E1h	USB 中断使能寄存器	0000 0000b

	UEP4_T_LEN	DFh	端点 4 发送长度寄存器	0xxx xxxxb
	UEP4_CTRL	DEh	端点 4 控制寄存器	0000 0000b
	UEP0_T_LEN	DDh	端点 0 发送长度寄存器	0xxx xxxxb
	UEP0_CTRL	DCh	端点 0 控制寄存器	0000 0000b
	USB_RX_LEN	DBh	USB 接收长度寄存器(只读)	0xxx xxxxb
	USB_MIS_ST	DAh	USB 杂项状态寄存器(只读)	xx10 1000b
	USB_INT_ST	D9h	USB 中断状态寄存器(只读)	00xx xxxxb
	USB_INT_FG	D8h	USB 中断标志寄存器	0010 0000b
	UEP3_T_LEN	D7h	端点 3 发送长度寄存器	0xxx xxxxb
	UEP3_CTRL	D6h	端点 3 控制寄存器	0000 0000b
	UEP2_T_LEN	D5h	端点 2 发送长度寄存器	0000 0000b
	UEP2_CTRL	D4h	端点 2 控制寄存器	0000 0000b
	UEP1_T_LEN	D3h	端点 1 发送长度寄存器	0xxx xxxxb
	UEP1_CTRL	D2h	端点 1 控制寄存器	0000 0000b
	UDEV_CTRL	D1h	USB 设备端口控制寄存器	00xx 0000b

5.3 通用 8051 寄存器

表 5.3.1 通用 8051 寄存器列表

名称	地址	描述	复位值
B	F0h	B 寄存器	00h
A、ACC	E0h	累加器	00h
PSW	D0h	程序状态寄存器	00h
GLOBAL_CFG	B1h	全局配置寄存器(CH547 引导程序状态下)	60h
		全局配置寄存器(CH547 应用程序状态下)	40h
		全局配置寄存器(CH546 引导程序状态下)	20h
		全局配置寄存器(CH546 应用程序状态下)	00h
CHIP_ID	A1h	CH547 芯片 ID 识别码(只读)	47h
		CH546 芯片 ID 识别码(只读)	46h
SAFE_MOD	A1h	安全模式控制寄存器(只写)	00h
PCON	87h	电源控制寄存器(上电复位状态下)	10h
DPH	83h	数据地址指针高 8 位	00h
DPL	82h	数据地址指针低 8 位	00h
DPTR	82h	DPL 和 DPH 组成 16 位 SFR	0000h
SP	81h	堆栈指针	07h

B 寄存器(B)：

位	名称	访问	描述	复位值
[7:0]	B	RW	算术运算寄存器，主要用于乘法和除法运算，可按位寻址	00h

A 累加器(A、ACC)：

位	名称	访问	描述	复位值
[7:0]	A/ACC	RW	算术运算累加器，可按位寻址	00h

程序状态寄存器(PSW)：

位	名称	访问	描述	复位值
7	CY	RW	进位标志位：执行算术运算和逻辑运算指令时，用于记录最高位的进位或者借位；进行 8 位加法运算时，最高位进位，则该位置位，否则清零；进行 8 位减法运算时，若借位，则该位置位，否则清零；逻辑指令可使该位置位或清零	0
6	AC	RW	辅助进位标志位：记录加减法运算时，低 4 位向高 4 位有进位或借位，AC 置位，否则清零	0
5	F0	RW	可按位寻址的通用标志位 0：使用者可自己定义，可软件清零或置位	0
4	RS1	RW	寄存器组选择位高位	0
3	RS0	RW	寄存器组选择位低位	0
2	OV	RW	溢出标志位：加减法运算时，运算结果超过 8 位二进制数，则 OV 置 1，标志溢出，否则清 0	0
1	F1	RW	可按位寻址的通用标志位 1：使用者可自己定义，可软件清零或置位	0
0	P	RO	奇偶标志位：记录指令执行后累加器 A 中 1 的奇偶性，奇数个 1 则 P 置位，偶数个 1 则 P 清零	0

处理器的状态保存在状态寄存器 PSW 中，PSW 支持按位寻址。状态字中包括进位标志位，用于 BCD 码处理的辅助进位标志位，奇偶标志位，溢出标志位，还有用于工作寄存器组选择的 RS0 和 RS1。工作寄存器组所在的区域都可以通过直接或者间接方式进行访问。

表 5.3.2 RS1 和 RS0 工作寄存器组选择表

RS1	RS0	工作寄存器组
0	0	0 组(00h-07h)
0	1	1 组(08h-0Fh)
1	0	2 组(10h-17h)
1	1	3 组(18h-1Fh)

表 5.3.3 影响标志位的操作(X 表示标志位与操作结果有关)

操作	CY	OV	AC	操作	CY	OV	AC
ADD	X	X	X	SETB C	1		
ADDC	X	X	X	CLR C	0		
SUBB	X	X	X	CPL C	X		
MUL	0	X		MOV C, bit	X		
DIV	0	X		ANL C, bit	X		
DA A	X			ANL C,/bit	X		
RRC A	X			ORL C, bit	X		
RLC A	X			ORL C,/bit	X		
CJNE	X						

数据地址指针(DPTR)：

位	名称	访问	描述	复位值
[7:0]	DPL	RW	数据指针低字节	00h
[7:0]	DPH	RW	数据指针高字节	00h

DPL 和 DPH 组成 16 位数据指针 DPTR，用于访问 xSFR、xBUS、xRAM 数据存储器或者程序存储器，实际 DPTR 对应 DPTR0 和 DPTR1 两组物理上的 16 位数据指针，由 XBUS_AUX 中的 DPS 动态选择。

堆栈指针(SP)：

位	名称	访问	描述	复位值
[7:0]	SP	RW	堆栈指针，主要用于程序调用和中断调用以及数据进出栈	07h

堆栈具体功能：保护断点和保护现场，按先入后出的原则进行管理。入栈时 SP 指针自动加 1，保存数据或断点信息；出栈时取 SP 指针指向数据单元，SP 指针自动减 1。SP 在复位后的初值是 07h，相应的默认堆栈存储从 08h 开始。

5.4 特有寄存器

全局配置寄存器(GLOBAL_CFG)，仅在安全模式下可写：

位	名称	访问	描述	复位值
[7:6]	保留	RO	对于 CH547，是固定值 01	01b
[7:6]	保留	RO	对于 CH546，是固定值 00	00b
5	bBOOT_LOAD	RO	Boot loader 状态位，用于区分 ISP 引导程序状态或者应用程序状态：电源上电时置 1，软件复位时清 0。 对于有 ISP 引导程序的芯片，该位为 1 说明从未软件复位过，通常是上电后运行的 ISP 引导程序状态；该位为 0 说明已经软件复位过，通常是应用程序状态	1
4	bSW_RESET	RW	软件复位控制位：置 1 导致软件复位，硬件自动清零	0
3	bCODE_WE	RW	Flash-ROM 写允许位： 该位为 0 则写保护；为 1 则 Flash-ROM 可写可擦	0
2	bDATA_WE	RW	Flash-ROM 的 DataFlash 区域写允许位： 该位为 0 则写保护；为 1 则 DataFlash 区域可写可擦	0
1	保留	RO		0
0	bWDOG_EN	RW	看门狗复位使能位：该位为 0 看门狗只用作定时器；该位为 1 允许计时溢出时产生看门狗复位	0

芯片 ID 识别码(CHIP_ID)：

位	名称	访问	描述	复位值
[7:0]	CHIP_ID	RO	对于 CH547，是固定值 47h，用于识别芯片	47h
[7:0]	CHIP_ID	RO	对于 CH546，是固定值 46h，用于识别芯片	46h

安全模式控制寄存器(SAFE_MOD)：

位	名称	访问	描述	复位值
[7:0]	SAFE_MOD	WO	用于进入或者终止安全模式	00h

部分 SFR 仅在安全模式下才能写入数据，而在非安全模式下总是只读状态。进入安全模式步骤：

(1)、向该寄存器写入 55h；

(2)、接着向该寄存器写入 AAh；

(3)、此后约 13 到 23 个系统主频周期都处于安全模式下，该有效期内可以改写一个或多个安全类 SFR 或普通 SFR

(4)、超出上述有效期后自动终止安全模式

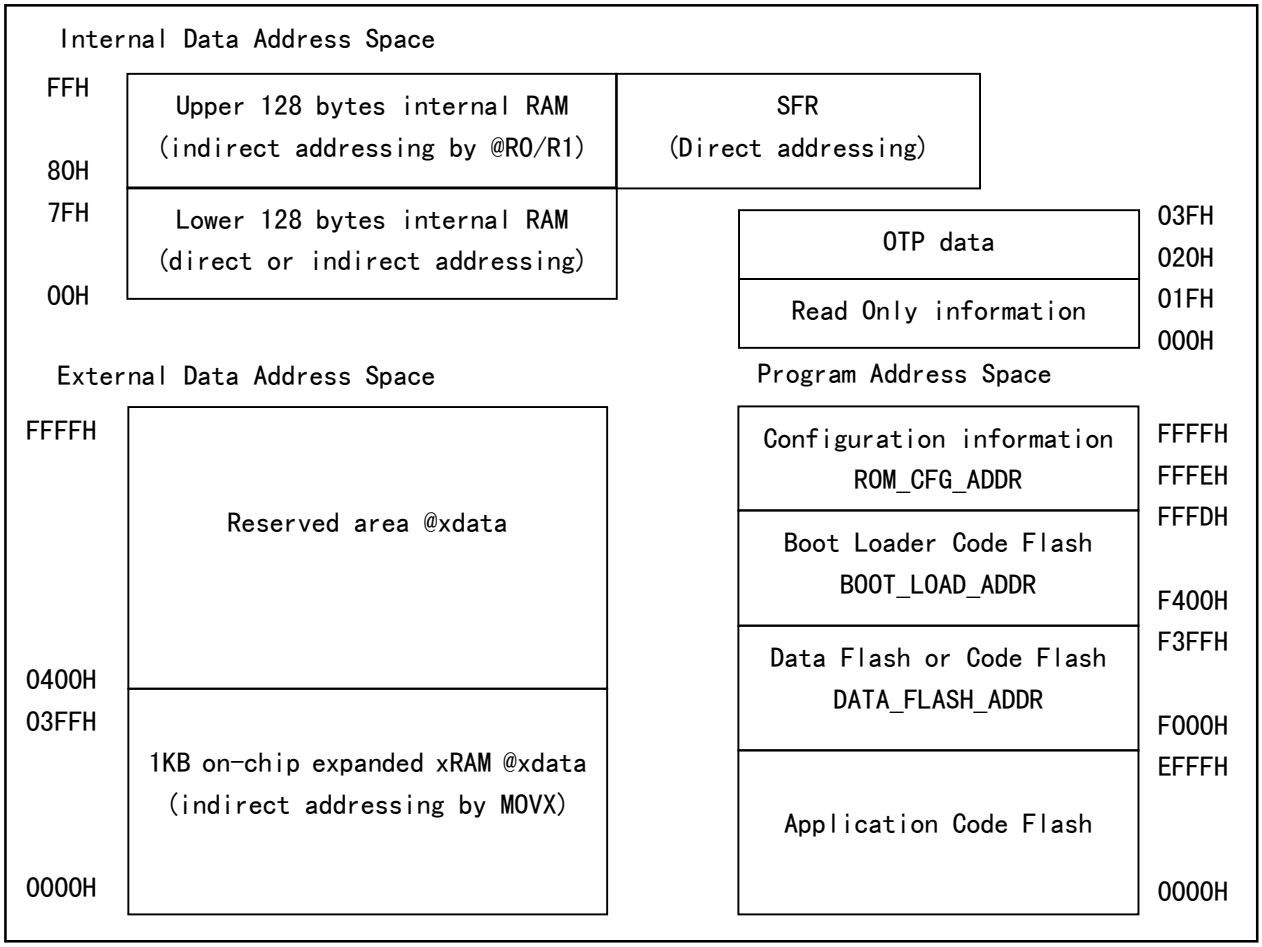
(5)、或者再向该寄存器写任意值可以提前终止安全模式

6、存储器结构

6.1 存储器空间

CH547 寻址空间分为程序存储空间、内部数据存储空间、外部数据存储空间、只读和 OTP 空间。

图 6.1 存储器结构图



6.2 程序存储空间

程序存储空间共 64KB，如图 6.1 所示，已全部用于 flash-ROM，包括保存指令代码的 Code Flash 区域、保存非易失数据的 Data Flash 区域、以及配置信息 Configuration Information 区域。

Data Flash（EEPROM）地址范围为 F000h 到 F3FFH，支持单字节读(8 位)、单字节写(8 位)、块写(1～64 字节)、块擦除(64 字节)操作，芯片掉电后数据保持不变，也可用作 Code Flash。

Code Flash 包括低地址区域的应用程序代码和高地址区域的引导程序代码，也可将这两块区域以及 Data Flash 合并用于保存单一应用程序代码。

对于 CH546，Code Flash 的应用程序代码区域仅 32KB。

配置信息 Configuration Information 共 16 位数据，由编程器根据需要设定，参考表 6.1。

表 6.2 flash-ROM 配置信息描述

位地址	位名称	说明	建议值
15	Code_Protect	flash-ROM 中的代码和数据保护模式： 0-允许读出；1-禁止编程器读出，程序保密	0/1
14	No_Boot_Load	使能 BootLoader 引导代码启动模式： 0-从 0000h 地址的应用程序启动； 1-从 F400h 地址的引导程序启动	1

13	En_Long_Reset	使能上电复位期间的额外延时复位： 0-标准短复位；1-宽复位，额外增加 44mS 复位时间	0
12	En_P5.7_RESET	使能 P5.7 作为手工复位输入引脚：0-禁止；1-使能 RST	1
11		保留	0
10		保留	0
9	Must_1	(由编程器根据需要自动设定为 1)	1
8	Must_0	(由编程器根据需要自动设定为 0)	0
[7:3]	All_0	(由编程器根据需要自动设定为 00000b)	00000b
[2:0]	LV_RST_VOL (Vpot)	选择电源低压检测复位模块 LVR 的门限电压(误差 4%)： 000 或 001 选择 2.4V；010 选择 2.7V；011 选择 3.0V；100 选择 3.6V；101 选择 4.0V；110 选择 4.3V；111 选择 4.6V	000b

6.3 数据存储空间

内部数据存储空间共 256 字节，如图 6.1 所示，已全部用于 SFR 和 iRAM，其中 iRAM 用于堆栈和快速数据暂存，可细分为工作寄存器 R0-R7、位变量 bdata、字节变量 data、idata 等。

外部数据存储空间共 64KB，如图 6.1 所示，除了部分用于 1KB 片内扩充 xRAM，剩余的 0400h 到 FFFFh 地址范围是保留区域。

只读信息和 OTP 数据各 32 字节，如图 6.1 所示，需要通过专用操作实现存取。

6.4 flash-ROM 寄存器

表 6.4 flash-ROM 操作寄存器列表

名称	地址	描述	复位值
ROM_DATA_HH	8Fh	flash-ROM 数据寄存器高字的高字节(只读)	xxh
ROM_DATA_HL	8Eh	flash-ROM 数据寄存器高字的低字节(只读)	xxh
ROM_DATA_HI	8Eh	ROM_DATA_HL 和 ROM_DATA_HH 组成 16 位 SFR	xxxxh
ROM_BUF_MOD	8Fh	flash-ROM 擦写操作的缓冲区模式寄存器	xxh
ROM_DAT_BUF	8Eh	flash-ROM 擦写操作的数据缓冲寄存器	xxh
ROM_STATUS	86h	flash-ROM 状态寄存器(只读)	00h
ROM_CTRL	86h	flash-ROM 控制寄存器(只写)	00h
ROM_ADDR_H	85h	flash-ROM 地址寄存器高字节	xxh
ROM_ADDR_L	84h	flash-ROM 地址寄存器低字节	xxh
ROM_ADDR	84h	ROM_ADDR_L 和 ROM_ADDR_H 组成 16 位 SFR	xxxxh
ROM_DATA_LH	85h	flash-ROM 数据寄存器低字的高字节(只读)	xxh
ROM_DATA_LL	84h	flash-ROM 数据寄存器低字的低字节(只读)	xxh
ROM_DATA_LO	84h	ROM_DATA_LL 和 ROM_DATA_LH 组成 16 位 SFR	xxxxh

flash-ROM 地址寄存器(ROM_ADDR)：

位	名称	访问	描述	复位值
[7:0]	ROM_ADDR_H	RW	flash-ROM 地址高字节	xxh
[7:0]	ROM_ADDR_L	RW	flash-ROM 地址低字节	xxh

flash-ROM 数据寄存器(ROM_DATA_HI、ROM_DATA_LO)：

位	名称	访问	描述	复位值

[7:0]	ROM_DATA_HH	RO	flash-ROM 数据寄存器高字(16 位)的高字节	xxh
[7:0]	ROM_DATA_HL	RO	flash-ROM 数据寄存器高字(16 位)的低字节	xxh
[7:0]	ROM_DATA_LH	RO	flash-ROM 数据寄存器低字(16 位)的高字节	xxh
[7:0]	ROM_DATA_LL	RO	flash-ROM 数据寄存器低字(16 位)的低字节	xxh

flash-ROM 擦写操作的缓冲区模式寄存器(ROM_BUF_MOD)：

位	名称	访问	描述	复位值
7	bROM_BUF_BYTE	RW	flash-ROM 擦写操作（擦除或编程）的缓冲区模式： 该位为 0 选择数据块编程模式，待写数据存放于由 DPTR 指向的 xRAM 中，编程时 CH547 自动从 xRAM 依次取出数据暂存于 ROM_DAT_BUF 再写入 flash-ROM，支持 1 字节到 64 字节数据长度，实际长度 =MASK_ROM_ADR_END-ROM_ADDR_L[5:0]+1； 为 1 选择单字节编程或者 64 字节块擦除模式，待写数据直接存放于 ROM_DAT_BUF 中	x
6	保留	RW	保留	x
[5:0]	MASK_ROM_ADDR	RW	在 flash-ROM 数据块编程模式下，为 flash-ROM 块编程操作的结束地址的低 6 位（含该地址）； 在 flash-ROM 单字节编程或者 64 字节块擦除模式下，为保留，建议为 00h	xxh

flash-ROM 擦写操作的数据缓冲寄存器(ROM_DAT_BUF)：

位	名称	访问	描述	复位值
[7:0]	ROM_DAT_BUF	RW	flash-ROM 擦写操作的数据缓冲寄存器	xxh

flash-ROM 控制寄存器(ROM_CTRL)：

位	名称	访问	描述	复位值
[7:0]	ROM_CTRL	WO	flash-ROM 控制寄存器	00h

flash-ROM 状态寄存器(ROM_STATUS)：

位	名称	访问	描述	复位值
7	保留	RO	保留	1
6	bROM_ADDR_OK	RO	flash-ROM 操作地址有效状态位： 该位为 0 表示参数无效；为 1 表示地址有效	0
[5:2]	保留	RO	保留	0000b
1	bROM_CMD_ERR	RO	flash-ROM 操作命令错误状态位： 该位为 0 表示命令有效；为 1 表示是未知命令或超时	0
0	保留	RO	保留	0

6.5 flash-ROM 操作步骤

1、擦除 flash-ROM，将目标块中全部数据位变为 0：

(1)、使能安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；

(2)、设置全局配置寄存器 GLOBAL_CFG 开启写使能(bCODE_WE 或 bDATA_WE 对应 code 或 data)；
(3)、设置地址寄存器 ROM_ADDR，写入 16 位目标地址，实际仅高 10 位有效；
(4)、设置擦写操作的缓冲区模式寄存器 ROM_BUF_MOD 为 80h，选择 64 字节块擦除模式；
(5)、可选，设置擦写操作的数据缓冲寄存器 ROM_DAT_BUF 为 00h；
(6)、设置操作控制寄存器 ROM_CTRL 为 0A6h，执行块擦除操作，操作期间程序自动暂停运行；
(7)、操作完成后程序恢复运行，此时查询状态寄存器 ROM_STATUS 可以查看此次操作状态；如果要擦除多个块，则循环(3)、(4)、(5)、(6)、(7)步骤，步骤(3)、(4)、(5)顺序可对调；
(8)、再次进入安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(9)、设置全局配置寄存器 GLOBAL_CFG 开启写保护(bCODE_WE=0，bDATA_WE=0)。

2、单字节写 flash-ROM，将目标字节中部分数据位从 0 变为 1（无法将位数据从 1 变为 0）：
(1)、使能安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(2)、设置全局配置寄存器 GLOBAL_CFG 开启写使能(bCODE_WE 或 bDATA_WE 对应 code 或 data)；
(3)、设置地址寄存器 ROM_ADDR，写入 16 位目标地址；
(4)、设置擦写操作的缓冲区模式寄存器 ROM_BUF_MOD 为 80h，选择单字节编程模式；
(5)、设置擦写操作的数据缓冲寄存器 ROM_DAT_BUF 为要写入的字节数据；
(6)、设置操作控制寄存器 ROM_CTRL 为 09Ah，执行写操作，操作期间程序自动暂停运行；
(7)、操作完成后程序恢复运行，此时查询状态寄存器 ROM_STATUS 可以查看此次操作状态；如果要写多个数据，则循环(3)、(4)、(5)、(6)、(7)步骤，步骤(3)、(4)、(5)顺序可对调；
(8)、再次进入安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(9)、设置全局配置寄存器 GLOBAL_CFG 开启写保护(bCODE_WE=0，bDATA_WE=0)。

3、块写 flash-ROM，将多个目标字节中部分数据位从 0 变为 1（无法将位数据从 1 变为 0）：
(1)、使能安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(2)、设置全局配置寄存器 GLOBAL_CFG 开启写使能(bCODE_WE 或 bDATA_WE 对应 code 或 data)；
(3)、设置地址寄存器 ROM_ADDR，写入 16 位起始目标地址，例如 1357h；
(4)、设置擦写操作的缓冲区模式寄存器 ROM_BUF_MOD 为结束目标地址（含）的低 6 位，该结束地址应该大于或等于 ROM_ADDR_L[5:0]起始目标地址，选择数据块编程模式，例如结束地址为 1364h，则 ROM_BUF_MOD 应该设置为 24h（64h&3Fh），计算出数据块的字节数=0Dh；
(5)、在 xRAM 中分配一个按 64 字节对齐的缓冲区域，例如 0580h～05BFh，用起始目标地址的低 6 位指定在该缓冲区域中的偏移地址，得到本次数据块编程操作的 xRAM 缓冲区起始地址，将待写数据块从该 xRAM 缓冲区起始地址开始存放，并将该 xRAM 缓冲区起始地址置入 DPTR，例如 DPTR=0580h+(57h&3Fh)=0597h，实际本次编程操作只用到 0597h～05A4h 地址的 xRAM；
(6)、设置操作控制寄存器 ROM_CTRL 为 09Ah，执行写操作，操作期间程序自动暂停运行；
(7)、操作完成后程序恢复运行，此时查询状态寄存器 ROM_STATUS 可以查看此次操作状态；如果要写多个数据，则循环(3)、(4)、(5)、(6)、(7)步骤，步骤(3)、(4)、(5)顺序可对调；
(8)、再次进入安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(9)、设置全局配置寄存器 GLOBAL_CFG 开启写保护(bCODE_WE=0，bDATA_WE=0)。

4、读 flash-ROM：
直接使用 MOVC 指令，或通过指向程序存储空间的指针，读取目标地址的 code 或 data。

5、单字节写 OTP 数据区域，将目标字节中部分数据位从 0 变为 1（无法将位数据从 1 变为 0）：
(1)、使能安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(2)、设置全局配置寄存器 GLOBAL_CFG 开启写使能(bDATA_WE)；
(3)、设置地址寄存器 ROM_ADDR，写入目标地址（20h～3Fh），实际仅低 6 位中的高 4 位有效；

(4)、设置擦写操作的缓冲区模式寄存器 ROM_BUF_MOD 为 80h，选择单字节编程模式；
(5)、设置擦写操作的数据缓冲寄存器 ROM_DAT_BUF 为要写入的字节数据；
(6)、设置操作控制寄存器 ROM_CTRL 为 099h，执行写操作，操作期间程序自动暂停运行；
(7)、操作完成后程序恢复运行，此时查询状态寄存器 ROM_STATUS 可以查看此次操作状态；如果要写多个数据，则循环(3)、(4)、(5)、(6)、(7)步骤，步骤(3)、(4)、(5)顺序可对调；
(8)、再次进入安全模式，SAFE_MOD = 55h；SAFE_MOD = 0AAh；
(9)、设置全局配置寄存器 GLOBAL_CFG 开启写保护(bCODE_WE=0，bDATA_WE=0)。

6、以 4 字节为单位读取 ReadOnly 只读信息区域或者 OTP 数据区域：
(1)、设置地址寄存器 ROM_ADDR，写入按 4 字节对齐的目标地址（00h～3Fh），实际仅低 6 位有效；
(2)、设置操作控制寄存器 ROM_CTRL 为 08Dh，执行读操作，操作期间程序自动暂停运行；
(3)、操作完成后程序恢复运行，此时查询状态寄存器 ROM_STATUS 可以查看此次操作状态；
(4)、从 flash-ROM 数据寄存器 ROM_DATA_HI 和 ROM_DATA_LO 中获得 4 字节数据。

7、注意事项：对 flash-ROM/EEPROM 进行擦写操作时，建议只在-20℃～85℃环境温度下进行。如果在超出上述温度范围时进行编程擦写操作，虽然一般情况下是正常的，但是不排除有降低数据保持能力 TDR 和降低擦写次数 NEPCE 甚至影响数据准确性的可能性。

6.6 在板编程和 ISP 下载

当配置信息 Code_Protect=0 时，CH547 芯片 flash-ROM 中的代码和数据可以由外部的编程器通过同步串行接口读写；当配置信息 Code_Protect=1 时，flash-ROM 中的代码和数据被保护，无法读出，但是可以被擦除，擦除后重新上电则解除代码保护。

当 CH547 芯片被预置了 BootLoader 引导程序后，CH547 可以支持 USB 或者异步串口等多种 ISP 下载方式加载应用程序；但在没有引导程序的情况下，CH547 只能由外部专用编程器写入引导程序或者应用程序。为了支持在板编程，电路中需要预留 CH547 与编程器之间的 4 根连接引脚，最少的必要连接引脚是 3 根：P1.4、P1.6、P1.7。

表 6.6.1 与编程器之间的连接引脚

引脚	GPIO	引脚描述
RST	P5.7	编程状态下的复位控制引脚（可选），高电平允许进入编程状态
SCS	P1.4	编程状态下的片选输入引脚（必要），默认高电平，低电平有效
SCK	P1.7	编程状态下的时钟输入引脚（必要）
MISO	P1.6	编程状态下的数据输出引脚（必要）

6.7 芯片唯一 ID 号

每只单片机出厂时都具有唯一 ID 号，即芯片身份识别号。该 ID 数据及其校验和共 8 个字节，存储于只读信息区域的偏移地址为 10h 的区域中，具体操作请参考 C 语言例子程序。

表 6.7.1 芯片 ID 地址表

偏移地址	ID 数据描述
10h、11h	ID 首字数据，依次是 ID 号的最低字节、次低字节
12h、13h	ID 次字数据，依次是 ID 号的次高字节、高字节
14h、15h	ID 末字数据，依次是 48 位 ID 号的次最高字节、最高字节
16h、17h	ID 首字、次字、末字数据的 16 位累加和，用于 ID 校验

ID 号可以配合下载工具用于对目标程序进行加密，一般的应用，只需使用到 ID 号前 32 位。

6.8 温度传感器 TS 的校准信息

温度传感器的校准信息位于只读信息区域的偏移地址为 0Ch 的区域中。具体操作请参考 C 语言例子程序。

7、电源管理、睡眠及复位

7.1 外部电源输入

CH547 芯片内置 5V 到 3.3V 的低压差电压调整器 LDO，产生的 3.3V 电源用于 USB 等模块。CH547 支持外部 5V 或者 3.3V 甚至 2.8V 电源电压输入，两种电源电压输入模式参考下表。

外部电源电压	VDD 引脚电压：外部电压 2.8V～5V	V33 引脚电压：内部 USB 电压 3.3V （注：睡眠时 V33 自动短接到 VDD）
3.3V 或 2.8V 包括小于 3.6V	输入外部 3.3V 电压到 I/O 及电压调整器， 必须对地接不小于 0.1uF 退耦电容	短接 VDD 输入作为内部 USB 电源， 必须对地接不小于 0.1uF 退耦电容
5V 包括大于 3.6V	输入外部 5V 电压到 I/O 及电压调整器， 必须对地接不小于 0.1uF 退耦电容	内部电压调整器 3.3V 输出 及 3.3V 内部 USB 电源输入， 必须对地接不小于 0.1uF 退耦电容

在电源上电或者系统复位后，CH547 默认处于运行状态。在性能满足要求的前提下，适当降低系统主频可以降低运行时的功耗。当 CH547 完全不需要运行时，可以设置 PCON 中的 PD 进入睡眠状态，睡眠状态下可以选择通过 USB、UART0、UART1、SPI0 以及部分 GPIO 进行外部唤醒。

7.2 电源和睡眠控制寄存器

表 7.2.1 电源和睡眠控制寄存器列表

名称	地址	描述	复位值
WDOG_COUNT	FFh	看门狗计数寄存器	00h
RESET_KEEP	FEh	复位保持寄存器	00h
POWER_CFG	BAh	电源管理配置寄存器	03h
WAKE_CTRL	A9h	睡眠唤醒控制寄存器	00h
PCON	87h	电源控制寄存器	10h

看门狗计数寄存器(WDOG_COUNT)：

位	名称	访问	描述	复位值
[7:0]	WDOG_COUNT	RW	看门狗当前计数，计满 0FFh 转向 00h 时溢出，溢出时自动设置中断标志 bWDOG_IF_TO 为 1	00h

复位保持寄存器(RESET_KEEP)：

位	名称	访问	描述	复位值
[7:0]	RESET_KEEP	RW	复位保持寄存器，数值可以被人为修改，除了上电复位可将其清零之外，其它任何复位都不影响该数值	00h

电源管理配置寄存器(POWER_CFG)，仅在安全模式下可写：

位	名称	访问	描述	复位值
7	bPWR_DN_MODE	RW	选择睡眠下电模式： 该位为 0 选择下电/深度睡眠模式，更省电但唤醒慢； 该位为 1 选择待机/正常睡眠模式，唤醒快	0
6	bUSB_PU_RES	RW	选择 USB 上拉电阻的阻值：	0

			该位为 0 选择 1.5KΩ阻值，用于 V33 为 3.3V 的情况； 该位为 1 选择 7KΩ阻值，用于 V33 为 5V 的情况	
5	bLV_RST_OFF	RW	低压复位检测模块的关闭控制，该位为 0 启用电源电压检测并在低压时产生复位信号；为 1 关闭低压检测	0
4	bLDO_3V3_OFF	RW	USB 电源调整器 LDO 的关闭控制（睡眠时自动关闭）： 该位为 0 则由 VDD 电源产生 3.3V 电压用于 USB 等模块； 为 1 则禁用 LDO 并内部短接 V33 到 VDD	0
3	bLDO_CORE_VOL	RW	内核电压模式： 该位为 0 是正常电压模式； 该位为 1 是提升电压模式，性能更好，支持更高主频	0
[2:0]	MASK_ULLDO_VOL	RW	选择在下电/深度睡眠模式下的数据保持电源电压： 000 选择 2.0V；001 选择 1.9V；010 选择 1.8V； 011 选择 1.7V；100 选择 1.6V；101 选择 1.5V； 110 选择 1.4V；111 选择 1.3V	011b

睡眠唤醒控制寄存器(WAKE_CTRL)，仅在安全模式下可写：

位	名称	访问	描述	复位值
7	bWAK_BY_USB	RW	USB 事件唤醒使能，该位为 0 禁止唤醒	0
6	bWAK_RXD1_LO	RW	UART1 接收输入低电平唤醒使能，为 0 禁止唤醒。 根据 bUART1_PIN_X=0/1 选择 RXD1 或 RXD1_引脚	0
5	bWAK_P1_5_LO	RW	P1.5 低电平唤醒使能，为 0 禁止唤醒	0
4	bWAK_P1_4_LO	RW	P1.4 低电平唤醒使能，为 0 禁止唤醒	0
3	bWAK_P0_3_LO	RW	P0.3 低电平唤醒使能，为 0 禁止唤醒	0
2	bWAK_P57H_INT3L	RW	P5.7 高电平和 INT3 低电平唤醒使能，为 0 禁止唤醒。	0
1	bWAK_INT0E_P33L	RW	INT0 边沿变化和 P3.3 低电平唤醒使能，为 0 禁止唤醒。 其中 INT0 根据 bINT0_PIN_X=0/1 选择 INT0 或 INT0_引脚	0
0	bWAK_RXD0_LO	RW	UART0 接收输入低电平唤醒使能，为 0 禁止唤醒。 根据 bUART0_PIN_X=0/1 选择 RXD0 或 RXD0_引脚	0

电压比较器的唤醒使能由 bCMP_EN 控制，当 bCMP_EN 为 1 时，如果比较器结果反生变化则自动唤醒。

电源控制寄存器(PCON)：

位	名称	访问	描述	复位值
7	SMOD	RW	当用定时器 1 产生 UART0 波特率时，选择 UART0 模式 1、2、3 的通讯波特率：0-慢速模式；1-快速模式	0
6	保留	RO	保留	0
5	bRST_FLAG1	RO	芯片最近一次复位标志高位	0
4	bRST_FLAG0	RO	芯片最近一次复位标志低位	1
3	GF1	RW	通用标志位 1：使用者可自己定义，可软件清零或置位	0
2	GF0	RW	通用标志位 0：使用者可自己定义，可软件清零或置位	0
1	PD	RW	睡眠模式使能，置 1 后睡眠，唤醒后硬件自动清零。 强烈建议在睡眠前关闭全局中断（EA=0）。	0
0	保留	RO	保留	0

表 7.2.2 芯片最近一次复位标志描述

bRST_FLAG1	bRST_FLAG0	复位标志描述
0	0	软件复位，来源：bSW_RESET=1 并且(bBOOT_LOAD=0 或 bWDOG_EN=1)
0	1	电源上电复位或低压检测复位，来源：VDD 引脚电压低于检测电平
1	0	看门狗复位，来源：bWDOG_EN=1 并且看门狗超时溢出
1	1	外部引脚手工复位，来源：En_P5.7_RESET=1 并且 P5.7 输入高电平

7.3 复位控制

CH547 有 5 个复位源：上电复位和电源低压检测复位、外部复位、软件复位、看门狗复位，后三者属于热复位。

7.3.1 上电复位和电源低压检测复位

上电复位 POR 由片内上电检测电路产生，并经由硬件自动延时 Tpor 以保持复位状态，延时结束后 CH547 运行。

电源低压检测复位 LVR 由片内电压检测电路产生。LVR 电路持续监控 VDD 引脚的电源电压，低于检测电平 Vpot 时产生低压复位，并由硬件自动延时 Tpor 以保持复位状态，延时结束后 CH547 运行。

只有上电复位和电源低压检测复位才使 CH547 重新加载配置信息以及清零 RESET_KEEP，其它热复位不影响。

7.3.2 外部复位

外部复位由外加于 RST 引脚的高电平产生。当配置信息 En_P5.7_RESET 为 1，并且 RST 引脚上的高电平持续时间大于 Trst 时触发复位过程。当外加高电平信号撤消后，硬件自动延时 Trdl 以保持复位状态，延时结束后 CH547 从 0 地址开始执行。

7.3.3 软件复位

CH547 支持内部软件复位，以便不需要外部干预即可主动复位 CPU 状态并重新运行。设置全局配置寄存器 GLOBAL_CFG 中的 bSW_RESET 为 1，即可软件复位，并且自动延时 Trdl 以保持复位状态，延时结束后 CH547 从 0 地址开始执行，bSW_RESET 位由硬件自动清零。

当 bSW_RESET 置 1 时，如果 bBOOT_LOAD=0 或者 bWDOG_EN=1，那么复位后 bRST_FLAG1/0 将指示为软件复位；当 bSW_RESET 置 1 时，如果 bBOOT_LOAD=1 并且 bWDOG_EN=0，那么 bRST_FLAG1/0 将不产生新的复位标志，而是保持前一次的复位标志不变。

对于有 ISP 引导程序的芯片，电源上电复位后，先运行引导程序，该程序根据需要软件复位芯片以切换到应用程序状态，此次软件复位只导致 bBOOT_LOAD 清零，不影响 bRST_FLAG1/0 的状态(由于复位前 bBOOT_LOAD=1)，所以当切换到应用程序状态时，bRST_FLAG1/0 仍指示为上电复位状态。

7.3.4 看门狗复位

看门狗复位由看门狗定时器超时溢出时产生。看门狗定时器是 8 位计数器，其计数的时钟频率为系统主频 Fsys/131072，当计满 OFFh 转向 00h 时产生溢出信号。

看门狗定时器溢出信号将触发中断标志 bWDOG_IF_TO 为 1，该中断标志在重新加载 WDOG_COUNT 时或者进入相应的中断服务程序时被自动清零。

通过向 WDOG_COUNT 写入不同的计数初始值，从而实现不同的定时周期 Twdc。在 12MHz 主频下，写入 00h 时的看门狗定时周期 Twdc 约为 2.8 秒，写入 80h 时约为 1.4 秒。

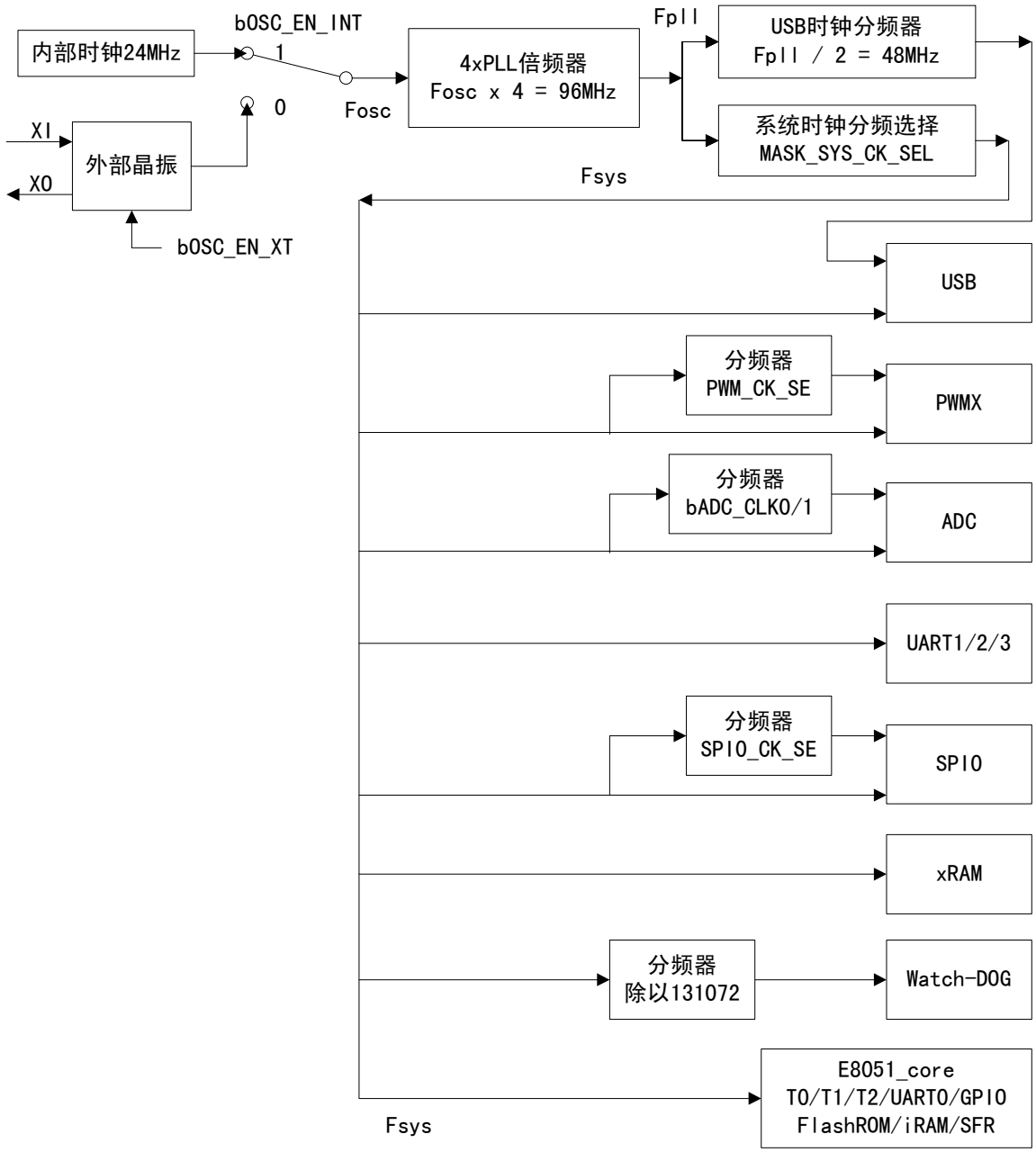
如果看门狗定时器溢出时 bWDOG_EN=1，那么产生看门狗复位，并且自动延时 Trdl 以保持复位状态，延时结束后 CH547 从 0 地址开始执行。

当 bWDOG_EN=1 时为了避免被看门狗复位，必须及时重置 WDOG_COUNT，避免其溢出。

8、系统时钟

8.1 时钟框图

图 8.1.1 时钟系统及结构图



内部时钟或者外部时钟经过二选一后作为原始时钟 Fosc，再经过 PLL 倍频后产生 Fpll 高频时钟，最后经过两组分频器分别得到系统时钟 Fsys 和 USB 模块的时钟 Fusb4x。系统时钟 Fsys 直接提供给 CH547 的各个模块。

8.2 寄存器描述

表 8.2.1 时钟控制寄存器列表

名称	地址	描述	复位值
CLOCK_CFG	B9h	系统时钟配置寄存器	83h

系统时钟配置寄存器(CLOCK_CFG)，仅在安全模式下可写：

位	名称	访问	描述	复位值
7	bOSC_EN_INT	RW	内部时钟振荡器使能，该位为 1 使能内部时钟振荡器并且选用内部时钟；该位为 0 关闭内部时钟振荡器并且选用外部晶体振荡器提供时钟	1
6	bOSC_EN_XT	RW	外部晶体振荡器使能，该位为 1 则 P4.6/XO 引脚作为 XI/XO 并启用振荡器，需在 XI 和 XO 之间外接石英晶体或陶瓷振荡器；该位为 0 关闭外部振荡器	0
5	bWDOG_IF_TO	RO	看门狗定时器中断标志位，该位为 1 表示有中断，由定时器溢出信号触发；该位为 0 表示无中断。该位在重新加载看门狗计数寄存器 WDOG_COUNT 时或者进入相应的中断服务程序后自动清零	0
[4:3]	保留	RO	保留	00b
[2:0]	MASK_SYS_CK_SEL	RW	系统时钟频率选择，参考下表 8.2.2	011b

表 8.2.2 系统主频选择表

MASK_SYS_CK_SEL	系统主频 Fsys	与晶体频率 Fxt 关系	当 Fosc=24MHz 时的 Fsys
000b	Fpll / 512	Fxt / 128	187.5KHz
001b	Fpll / 128	Fxt / 32	750KHz
010b	Fpll / 32	Fxt / 8	3MHz
011b	Fpll / 8	Fxt / 2	12MHz
100b	Fpll / 6	Fxt / 1.5	16MHz
101b	Fpll / 4	Fxt / 1	24MHz
110b	Fpll / 3	Fxt / 0.75	32MHz
111b	Fpll / 2	Fxt / 0.5	48MHz

8.3 时钟配置

CH547 芯片上电后默认使用内部时钟，内部时钟频率是 24MHz。可以通过 CLOCK_CFG 选择内部时钟或者外部晶体振荡器时钟，如果关闭外部晶体振荡器，那么 XI 引脚可以作为 P4.6 普通 I/O 端口使用。如果使用外部晶体振荡器提供时钟，那么应该在 XI 和 XO 引脚之间跨接晶体，以及分别为 XI 和 XO 引脚对 GND 连接振荡电容；如果从外部直接输入时钟信号，那么应该从 XI 引脚输入，XO 引脚悬空。

原始时钟频率 Fosc = bOSC_EN_INT ? 24MHz : Fxt

PLL 频率 Fpll = Fosc * 4

USB 时钟频率 Fusb4x = Fpll / 2

系统主频 Fsys 参考表 8.2.2 由 Fpll 分频获得

复位后的默认状态下，Fosc=24MHz，Fpll=96MHz，Fusb4x=48MHz，Fsys=12MHz。

切换到外部晶体振荡器提供时钟的步骤如下：

(1)、进入安全模式，步骤一 SAFE_MOD = 55h；步骤二 SAFE_MOD = AAh；

(2)、用“位或”操作将 CLOCK_CFG 中的 bOSC_EN_XT 置 1，其它位保持不变，启用晶体振荡器；

(3)、延时数毫秒，通常 5mS～10mS，等待晶体振荡器工作稳定；

(4)、再次进入安全模式，步骤一 SAFE_MOD = 55h；步骤二 SAFE_MOD = AAh；

(5)、用“位与”操作将 CLOCK_CFG 中的 bOSC_EN_INT 清 0，其它位保持不变，切换到外部时钟；

(6)、关闭安全模式，向 SAFE_MOD 写入任意数值提前终止安全模式。

修改系统主频的步骤如下：

(1)、进入安全模式，步骤一 SAFE_MOD = 55h；步骤二 SAFE_MOD = AAh；

(2)、向 CLOCK_CFG 写入新数值；

(3)、关闭安全模式，向 SAFE_MOD 写入任意数值提前终止安全模式。

备注：

(1)、如果使用 USB 模块，那么 Fusb4x 必须是 48MHz；并且在用全速 USB 时，系统主频 Fsys 不低于 6MHz；在用低速 USB 时，系统主频 Fsys 不低于 1.5MHz。

(2)、优先使用较低的系统时钟频率 Fsys，从而降低系统动态功耗，并使工作温度范围变宽。

9、中断

CH547 芯片支持 16 组中断信号源，包括与标准 MCS51 兼容的 6 组中断：INT0、T0、INT1、T1、UART0、T2，以及扩展的 10 组中断：SPI0、INT3、USB、ADC/UART2、UART1、PWMX/UART3、GPIO、WDOG，其中 GPIO 中断可以从 7 个 I/O 引脚中选择。

中断服务程序建议尽量精简，尽量不调用函数和子程序，尽量不读写 xdata 变量和 code 常量。

9.1 寄存器描述

表 9.1.1 中断向量表

中断源	入口地址	中断号	描述	默认优先权顺序
INT_NO_INT0	0x0003	0	外部中断 0	高优先权 ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ ↓ 低优先权
INT_NO_TMR0	0x000B	1	定时器 0 中断	
INT_NO_INT1	0x0013	2	外部中断 1	
INT_NO_TMR1	0x001B	3	定时器 1 中断	
INT_NO_UART0	0x0023	4	UART0 中断	
INT_NO_TMR2	0x002B	5	定时器 2 中断	
INT_NO_SPI0	0x0033	6	SPI0 中断	
INT_NO_INT3	0x003B	7	外部中断 3	
INT_NO_USB	0x0043	8	USB 中断	
INT_NO_ADC INT_NO_UART2	0x004B	9	ADC 中断（当 bU2IE=0 时）； UART2 中断（当 bU2IE=1 时）	
INT_NO_UART1	0x0053	10	UART1 中断	
INT_NO_PWMX INT_NO_UART3	0x005B	11	PWMX 中断（当 bU3IE=0 时）； UART3 中断（当 bU3IE=1 时）	
INT_NO_GPIO	0x0063	12	GPIO 中断	
INT_NO_WDOG	0x006B	13	看门狗定时器中断	

表 9.1.2 中断相关寄存器列表

名称	地址	描述	复位值
IP_EX	E9h	扩展中断优先级控制寄存器	00h
IE_EX	E8h	扩展中断使能寄存器	00h
GPIO_IE	CFh	GPIO 中断使能寄存器	00h

IP	B8h	中断优先级控制寄存器	00h
INTX	B3h	扩展外部中断控制寄存器	00h
IE	A8h	中断使能寄存器	00h

中断使能寄存器(IE)：

位	名称	访问	描述	复位值
7	EA	RW	全局中断使能控制位，该位为 1 并且 E_DIS 为 0 则允许中断；该位为 0 屏蔽所有中断请求	0
6	E_DIS	RW	全局中断禁用控制位，该位为 1 屏蔽所有中断请求；该位为 0 并且 EA 为 1 则允许中断。该位通常用于在 flash-ROM 操作期间临时禁止中断	0
5	ET2	RW	定时器 2 中断使能位，该位为 1 允许 T2 中断；为 0 屏蔽	0
4	ES	RW	异步串口 0 中断使能位，该位为 1 允许 UART0 中断；为 0 屏蔽	0
3	ET1	RW	定时器 1 中断使能位，该位为 1 允许 T1 中断；为 0 屏蔽	0
2	EX1	RW	外部中断 1 使能位，该位为 1 允许 INT1 中断；为 0 屏蔽	0
1	ET0	RW	定时器 0 中断使能位，该位为 1 允许 T0 中断；为 0 屏蔽	0
0	EX0	RW	外部中断 0 使能位，该位为 1 允许 INT0 中断；为 0 屏蔽	0

扩展中断使能寄存器(IE_EX)：

位	名称	访问	描述	复位值
7	IE_WDOG	RW	看门狗定时器中断使能位，该位为 1 允许 WDOG 中断；为 0 屏蔽	0
6	IE_GPIO	RW	GPIO 中断使能位，该位为 1 允许 GPIO_IE 中使能的中断；为 0 屏蔽 GPIO_IE 中所有中断	0
5	IE_PWMX IE_UART3	RW	当 bU3IE=0 时是 PWMX 中断使能位，该位为 1 允许 PWMX 中断；为 0 屏蔽。 当 bU3IE=1 时异步串口 3 中断使能位,该位为 1 允许 UART3 中断；为 0 屏蔽	0
4	IE_UART1	RW	异步串口 1 中断使能位，该位为 1 允许 UART1 中断；为 0 屏蔽	0
3	IE_ADC IE_UART2	RW	当 bU2IE=0 时是 ADC 模数转换中断使能位，该位为 1 允许 ADC 中断；为 0 屏蔽。 当 bU2IE=1 时是异步串口 2 中断使能位，该位为 1 允许 UART2 中断；为 0 屏蔽	0
2	IE_USB	RW	USB 中断使能位，该位为 1 允许 USB 中断；为 0 屏蔽	0
1	IE_INT3	RW	外部中断 3 使能位，该位为 1 允许 INT3 中断；为 0 屏蔽	0
0	IE_SPI0	RW	SPI0 中断使能位，该位为 1 允许 SPI0 中断；为 0 屏蔽	0

GPIO 中断使能寄存器(GPIO_IE)：

位	名称	访问	描述	复位值
7	bIE_IO_EDGE	RW	GPIO 边沿中断模式使能： 该位为 0 选择电平中断模式，GPIO 引脚输入有效电平则 bIO_INT_ACT 为 1 并一直请求中断，GPIO 输入无效电平时 bIO_INT_ACT 为 0 并取消中断请求； 该位为 1 选择边沿中断模式，GPIO 引脚输入有效边沿时产生中断标志 bIO_INT_ACT 并请求中断，该中断标志无法软件清	0

			零，只能在复位时或电平中断模式下或进入相应的中断服务程序时被自动清零	
6	bIE_RXD1_LO	RW	该位为 1 使能 UART1 接收引脚中断(电平模式低电平有效，边沿模式下降沿有效)；该位为 0 禁止。根据 bUART1_PIN_X=0/1 选择 RXD1 或 RXD1_引脚	0
5	bIE_P1_5_LO	RW	该位为 1 使能 P1.5 中断(电平模式低电平有效，边沿模式下降沿有效)；该位为 0 禁止	0
4	bIE_P1_4_LO	RW	该位为 1 使能 P1.4 中断(电平模式低电平有效，边沿模式下降沿有效)；该位为 0 禁止	0
3	bIE_P0_3_LO	RW	该位为 1 使能 P0.3 中断(电平模式低电平有效，边沿模式下降沿有效)；该位为 0 禁止	0
2	bIE_P5_7_HI	RW	该位为 1 使能 P5.7 中断(电平模式高电平有效，边沿模式上升沿有效)；该位为 0 禁止	0
1	bIE_P4_6_LO	RW	该位为 1 使能 P4.6 中断(电平模式低电平有效，边沿模式下降沿有效)；该位为 0 禁止	0
0	bIE_RXD0_LO	RW	该位为 1 使能 UART0 接收引脚中断(电平模式低电平有效，边沿模式下降沿有效)；该位为 0 禁止。根据 bUART0_PIN_X=0/1 选择 RXD0 或 RXD0_引脚	0

扩展外部中断控制寄存器(INTX)：

位	名称	访问	描述	复位值
7	保留	RO	保留	0
6	保留	RO	保留	0
5	bIX3	RW	INT3 外部中断 3 的输入信号极性，该位为 0 选择默认极性（低电平或下降沿触发）；该位为 1 选择反极性（高电平或上升沿触发）	0
4	保留	RO	保留	0
3	bIE3	RW	INT3 外部中断 3 的中断请求标志位，进入中断后自动清零	0
2	bIT3	RW	INT3 外部中断 3 的触发方式控制位，该位为 0 选择外部中断为低或高电平触发；该位为 1 选择外部中断为下降或上升边沿触发	0
1	保留	RO	保留	0
0	保留	RO	保留	0

中断优先级控制寄存器(IP)：

位	名称	访问	描述	复位值
7	PH_FLAG	RO	高优先级中断正在执行标志位	0
6	PL_FLAG	RO	低优先级中断正在执行标志位	0
5	PT2	RW	定时器 2 中断优先级控制位	0
4	PS	RW	UART0 中断优先级控制位	0
3	PT1	RW	定时器 1 中断优先级控制位	0
2	PX1	RW	外部中断 1 的中断优先级控制位	0
1	PT0	RW	定时器 0 中断优先级控制位	0
0	PX0	RW	外部中断 0 的中断优先级控制位	0

扩展中断优先级控制寄存器(IP_EX)：

位	名称	访问	描述	复位值
7	bIP_LEVEL	RO	当前中断嵌套等级标志位，该位为 0 则表示无中断或者嵌套 2 级中断；该位为 1 则表示当前嵌套 1 级中断	0
6	bIP_GPIO	RW	GPIO 中断优先级控制位	0
5	bIP_PWMX bIP_UART3	RW	当 bU3IE=0 时是 PWMX 中断优先级控制位。 当 bU3IE=1 时是 UART3 中断优先级控制位	0
4	bIP_UART1	RW	UART1 中断优先级控制位	0
3	bIP_ADC bIP_UART2	RW	当 bU2IE=0 时是 ADC 中断优先级控制位。 当 bU2IE=1 时是 UART2 中断优先级控制位	0
2	bIP_USB	RW	USB 中断优先级控制位	0
1	bIP_INT3	RW	外部中断 3 的中断优先级控制位	0
0	bIP_SPIO	RW	SPIO 中断优先级控制位	0

IP 和 IP_EX 寄存器用于设定中断优先级，如果某位被置 1，则对应的中断源被设定为高优先级；如果某位被清 0，则对应的中断源被设为低优先级。对于同级中断源，系统有默认的优先权顺序，默认优先极顺序如表 9.1.1 所示。其中 PH_FLAG 和 PL_FLAG 组合表示当前中断的优先级。

表 9.1.3 当前中断优先级状态指示

PH_FLAG	PL_FLAG	当前中断优先级状态
0	0	当前无中断
0	1	当前正在执行低优先级中断
1	0	当前正在执行高优先级中断
1	1	意外状态，未知错误

10、I/O 端口

10.1 GPIO 简介

CH547 提供最多 44 个 I/O 引脚，部分引脚具有复用功能。其中，端口 P0～P4 的输入和输出都可以按位寻址。

如果引脚没有被配置成复用功能，则默认是通用 I/O 引脚状态。作为通用数字 I/O 使用时，所有 I/O 端口都具有真正的“读－修改－写”功能，支持 SETB 或者 CLR 等位操作指令独立地改变某些引脚的方向或者端口电平等。

10.2 GPIO 寄存器

本节所有的寄存器和位以通用格式表示：小写的“n”表示端口的序号(n=0、1、2、3、4)，而小写的“x”代表位的序号(x=0、1、2、3、4、5、6、7)。

表 10.2.1 GPIO 寄存器列表

名称	地址	描述	复位值
P0	80h	P0 端口输入输出寄存器	FFh
P0_DIR_PU	C5h	P0 端口方向控制和上拉使能寄存器	FFh
P0_MOD_OC	C4h	P0 端口输出模式寄存器	FFh
P1	90h	P1 端口输入输出寄存器	FFh
P1_DIR_PU	93h	P1 端口方向控制和上拉使能寄存器	FFh
P1_MOD_OC	92h	P1 端口输出模式寄存器	FFh
P2	A0h	P2 端口输入输出寄存器	FFh

P2_DIR_PU	95h	P2 端口方向控制和上拉使能寄存器	FFh
P2_MOD_OC	94h	P2 端口输出模式寄存器	FFh
P3	B0h	P3 端口输入输出寄存器	FFh
P3_DIR_PU	97h	P3 端口方向控制和上拉使能寄存器	FFh
P3_MOD_OC	96h	P3 端口输出模式寄存器	FFh
P4	C0h	P4 端口输入输出寄存器	FFh
P4_DIR_PU	C3h	P4 端口方向控制和上拉使能寄存器	FFh
P4_MOD_OC	C2h	P4 端口输出模式寄存器	FFh
P5	ABh	P5 端口输入输出寄存器	20h
PIN_FUNC	AAh	引脚功能选择寄存器	00h
XBUS_AUX	A2h	总线辅助设置寄存器	00h

Pn 端口输入输出寄存器(Pn)：

位	名称	访问	描述	复位值
[7:0]	Pn.0～Pn.7	RW	Pn.x 引脚状态输入和数据输出位，可以按位寻址。 注，P4.7 为内部位，写操作必须置 1，读操作无意义	FFh

Pn 端口输出模式寄存器(Pn_MOD_OC)：

位	名称	访问	描述	复位值
[7:0]	Pn_MOD_OC	RW	Pn.x 引脚输出模式设置：0-推挽输出；1-开漏输出	FFh

Pn 端口方向控制和上拉使能寄存器(Pn_DIR_PU)：

位	名称	访问	描述	复位值
[7:0]	Pn_DIR_PU	RW	在推挽输出模式下是 Pn.x 引脚方向控制： 0-输入；1-输出； 在开漏输出模式下是 Pn.x 引脚上拉电阻使能控制： 0-禁止上拉电阻；1-使能上拉电阻	FFh

由 Pn_MOD_OC[x]和 Pn_DIR_PU[x]组合实现 Pn 端口的相关配置，具体如下。

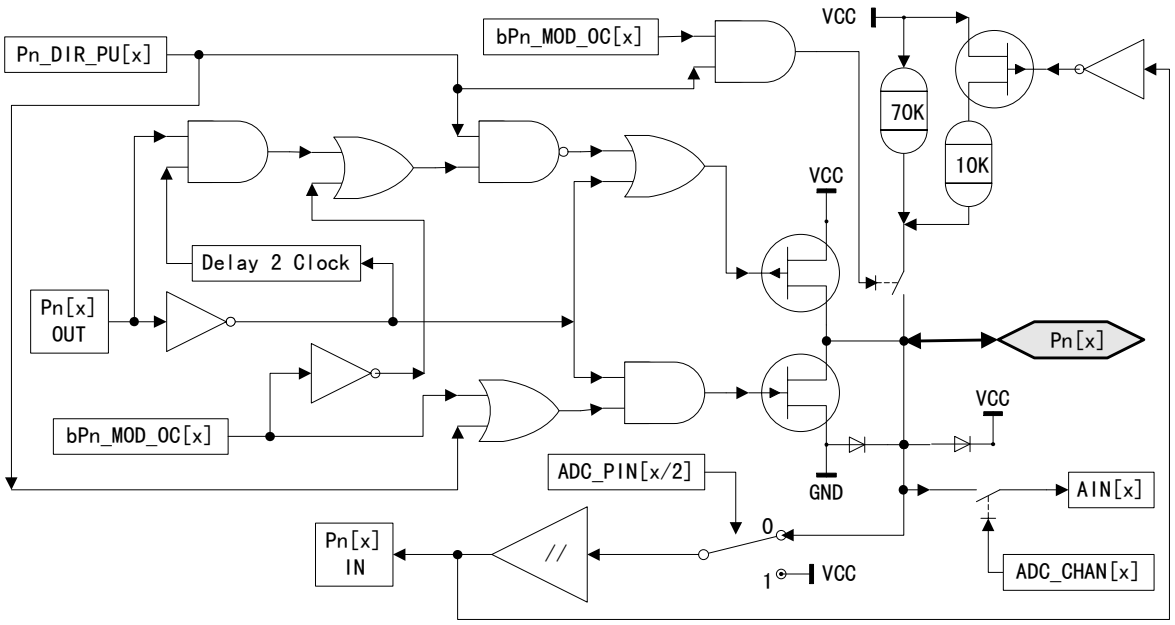
表 10.2.2 端口配置寄存器组合

Pn_MOD_OC	Pn_DIR_PU	工作模式描述
0	0	高阻输入模式，引脚没有上拉电阻
0	1	推挽输出模式，具有对称驱动能力，可以输出或者吸收较大电流
1	0	开漏输出，支持高阻输入，引脚没有上拉电阻
1	1	准双向模式(标准 8051)，开漏输出，支持输入，引脚有上拉电阻，当输出从低电平转高电平时自动驱动 2 个时钟周期的高电平以加速转换

P1～P4 端口支持纯输入或推挽输出以及准双向等模式。各引脚都有可以自由控制的内部上拉电阻，以及都有连接到 VDD 和 GND 的保护二极管。

图 10.2.1 是 P0 端口的 P0.x 引脚和 P1 端口的 P1.x 引脚的等效原理图，去掉 AIN 和 ADC_PIN 以及 ADC_CHAN 之后可以适用于 P2、P3、P4 端口。

图 10.2.1 I/O 引脚等效原理图



P5 端口输入输出寄存器(P5)：

位	名称	访问	描述	复位值
7	P5.7	RO	P5.7 引脚状态输入位	0
6	保留	RO	保留	0
5	P5.5	RW	P5.5 引脚数据输出位（开漏输出，支持高电压）： 该位为 0 则输出低电平； 为 1 则不输出（高阻，支持外部上拉电阻）	1
4	P5.4	RW	P5.4 引脚数据输出位： 该位为 0 则输出低电平；为 1 则输出高电平	0
3	保留	RO	保留	0
2	保留	RO	保留	0
1	P5.1	RO	P5.1 引脚状态输入位，内置有可控的下拉电阻	0
0	P5.0	RO	P5.0 引脚状态输入位，内置有可控的下拉电阻	0

10.3 GPIO 复用与映射

CH547 部分 I/O 引脚具有复用功能，上电后默认均为通用 I/O 引脚，使能不同功能模块后，相应引脚被配置成各自功能模块对应的功能引脚。

引脚功能选择寄存器(PIN_FUNC)：

位	名称	访问	描述	复位值
7	bPWMO_PIN_X	RW	PWMO 引脚映射使能位，该位为 0 则 PWMO 使用 P2.5；该位为 1 则 PWMO 使用 P1.5	0
6	bIO_INT_ACT	RO	GPIO 中断请求激活状态： 当 bIE_IO_EDGE=0 时，该位为 1 表示 GPIO 输入有效电平，将请求中断，为 0 表示输入无效电平； 当 bIE_IO_EDGE=1 时，该位作为边沿中断标志，为 1 表示检测到有效边沿，该位无法软件清零，只能在复位时或电平中断模式下或进入相应的中断服务程序时被自动清零	0

5	bUART1_PIN_X	RW	UART1 引脚映射使能位，该位为 0 则 RXD1/TXD1 使用 P2.6/P2.7；该位为 1 则 RXD1/TXD1 使用 P1.6/P1.7	0
4	bUART0_PIN_X	RW	UART0 引脚映射使能位，该位为 0 则 RXD0/TXD0 使用 P3.0/P3.1；该位为 1 则 RXD0/TXD0 使用 P0.2/P0.3	0
3	保留	RO	保留	0
2	bINT0_PIN_X	RW	INT0 引脚映射使能位，该位为 0 则 INT0 使用 P3.2；该位为 1 则 INT0 使用 P2.2	0
1	bT2EX_PIN_X	RW	T2EX/CAP2 引脚映射使能位，该位为 0 则 T2EX/CAP2 使用 P1.1；该位为 1 则 T2EX/CAP2 使用 P2.5	0
0	bT2_PIN_X	RW	T2 引脚映射使能位，该位为 0 则 T2 使用 P1.0；该位为 1 则 T2 使用 P2.4	0

表 10.3.1 GPIO 引脚复用功能列表

GPIO	其它功能：按从左到右的优先顺序
P0[0]	AIN8、P0.0
P0[1]	AIN9、P0.1
P0[2]	RXD_/bRXD_、AIN10、P0.2
P0[3]	TXD_/bTXD_、AIN11、P0.3
P0[4]	RXD2/bRXD2、P0.4
P0[5]	TXD2/bTXD2、P0.5
P0[6]	RXD3/bRXD3、P0.6
P0[7]	TXD3/bTXD3、P0.7
P1[0]	T2/bT2、AIN0、P1.0
P1[1]	T2EX/bT2EX、CAP2/bCAP2、AIN1、P1.1
P1[2]	AIN2、P1.2
P1[3]	AIN3、P1.3
P1[4]	SCS/bSCS、AIN4、P1.4
P1[5]	MOSI/bMOSI、PWM0_/bPWM0_、AIN5、P1.5
P1[6]	MISO/bMISO、RXD1_/bRXD1_、AIN6、P1.6
P1[7]	SCK/bSCK、TXD1_/bTXD1_、AIN7、P1.7
P2[0]	P2.0
P2[1]	P2.1
P2[2]	PWM3/bPWM3、 INT0_/bINT0、P2.2
P2[3]	PWM2/bPWM2、P2.3
P2[4]	PWM1/bPWM1、T2_/bT2_、P2.4
P2[5]	PWM0/bPWM0、T2EX_/bT2EX_、CAP2_/bCAP2_、P2.5
P2[6]	RXD1/bRXD1、P2.6
P2[7]	TXD1/bTXD1、P2.7
P3[0]	RXD/bRXD、P3.0
P3[1]	TXD/bTXD、P3.1
P3[2]	INT0/bINT0、P3.2
P3[3]	INT1/bINT1、P3.3
P3[4]	T0/bT0、P3.4

P3[5]	T1/bT1、P3.5
P3[6]	P3.6
P3[7]	INT3/bINT3、P3.7
P4[0]	P4.0
P4[1]	P4.1
P4[2]	P4.2
P4[3]	P4.3
P4[4]	P4.4
P4[5]	P4.5
P4[6]	XI、P4.6
P5[0]	UDM/bUDM、P5.0
P5[1]	UDP/bUDP、P5.1
P5[4]	bALE/bCK0、P5.4
P5[5]	bHVOD、P5.5
P5[7]	RST/bRST、P5.7

上表中所述按从左到右的优先顺序，是指多个功能模块竞争使用该 GPIO 时的优先顺序。例如，P1.6/P1.7 端口被设置用于 UART1_，如果只需要 RXD1_，那么 P1.7 仍可用于更高优先级的 SCK 功能。

11、外部总线 xBUS

CH547 不向芯片外部提供总线信号，不支持外部总线，但是可以正常访问片内 xRAM。

外部总线辅助设置寄存器(XBUS_AUX)：

位	名称	访问	描述	复位值
7	bUART0_TX	RO	指示 UART0 的发送状态，为 1 表示正在发送过程中	0
6	bUART0_RX	RO	指示 UART0 的接收状态，为 1 表示正在接收过程中	0
5	bSAFE_MOD_ACT	RO	指示安全模式状态，为 1 表示当前正在安全模式下	0
4	bALE_CLK_EN	RW	ALE 引脚时钟输出使能，该位为 1 允许 P5.4 输出系统主频的分频时钟；该位为 0 禁止输出时钟信号	0
3	bALE_CLK_SEL	RW	当 bALE_CLK_EN=1 时为 ALE 引脚时钟频率选择： 该位为 0 选择 12 分频；为 1 选择 4 分频	0
3	GF2	RW	当 bALE_CLK_EN=0 时为通用标志位 2： 使用者可自己定义，可软件清零或置位	0
2	bDPTR_AUTO_INC	RW	使能在 MOVX_@DPTR 指令完成后 DPTR 自动加 1	0
1	保留	RO	保留	0
0	DPS	RW	双 DPTR 数据指针选择位： 该位为 0 选择 DPTR0；该位为 1 选择 DPTR1	0

表 11.1 P5.4 引脚复用 ALE/CK0 输出状态表

P5[4]	bALE_CLK_EN	bALE_CLK_SEL	P5.4 引脚功能描述
0	0	0	输出低电平（默认）
0	1	0	输出系统主频的 12 分频时钟信号，即 Fsys/12
0	1	1	输出系统主频的 4 分频时钟信号，即 Fsys/4
1	X	X	输出高电平

12、定时器 Timer

12.1 Timer0/1

Timer0/1 是 2 个 16 位定时/计数器，通过 TCON 和 TMOD 来配置 Timer0 和 Timer1，TCON 用于定时/计数器 T0 和 T1 的启动控制与溢出中断以及外部中断控制。每个定时器都是由 2 个 8 位寄存器组成的 16 位定时单元。定时器 0 的高字节计数器是 TH0，低字节是 TL0；定时器 1 的高字节计数器是 TH1，低字节是 TL1。定时器 1 还可以作为 UART0 的波特率发生器。

表 12.1.1 Timer0/1 相关寄存器列表

名称	地址	描述	复位值
TH1	8Dh	Timer1 计数高字节	xxh
TH0	8Ch	Timer0 计数高字节	xxh
TL1	8Bh	Timer1 计数低字节	xxh
TL0	8Ah	Timer0 计数低字节	xxh
TMOD	89h	Timer0/1 方式寄存器	00h
TCON	88h	Timer0/1 控制寄存器	00h

定时/计数器 0/1 控制寄存器(TCON)：

位	名称	访问	描述	复位值
7	TF1	RW	Timer1 溢出中断标志位，进入定时器 1 中断后自动清零	0
6	TR1	RW	Timer1 启动/停止位，置 1 启动，由软件置位或者清零	0
5	TF0	RW	Timer0 溢出中断标志位，进入定时器 0 中断后自动清零	0
4	TR0	RW	Timer0 启动/停止位，置 1 启动，由软件置位或者清零	0
3	IE1	RW	INT1 外部中断 1 的中断请求标志位，进入中断后自动清零	0
2	IT1	RW	INT1 外部中断 1 触发方式控制位，该位为 0 选择外部中断为低电平触发；该位为 1 选择外部中断为下降边沿触发	0
1	IE0	RW	INT0 外部中断 0 的中断请求标志位，进入中断后自动清零	0
0	IT0	RW	INT0 外部中断 0 触发方式控制位，该位为 0 选择外部中断为低电平触发；该位为 1 选择外部中断为下降边沿触发	0

定时/计数器 0/1 方式寄存器(TMOD)：

位	名称	访问	描述	复位值
7	bT1_GATE	RW	门控使能位，控制 Timer1 启动是否受外部中断信号 INT1 的影响。该位为 0 则定时/计数器 1 是否启动与 INT1 无关；该位为 1 则只有 INT1 引脚为高电平并且 TR1 为 1 时才能启动	0
6	bT1_CT	RW	定时或者计数方式选择位，该位为 0 工作于定时方式；该位为 1 工作于计数方式，使用 T1 引脚的下降沿作为时钟	0
5	bT1_M1	RW	定时/计数器 1 模式选择高位	0
4	bT1_M0	RW	定时/计数器 1 模式选择低位	0
3	bT0_GATE	RW	门控使能位，控制 Timer0 启动是否受外部中断信号 INT0 的影响。该位为 0 则定时/计数器 0 是否启动与 INT0 无关；该位为 1 则只有 INT0 引脚为高电平并且 TR0 为 1 时才能启动	0
2	bT0_CT	RW	定时或者计数方式选择位，该位为 0 工作于定时方式；该位为 1 工作于计数方式，使用 T0 引脚的下降沿作为时钟	0

1	bT0_M1	RW	定时/计数器 0 模式选择高位	0
0	bT0_M0	RW	定时/计数器 0 模式选择低位	0

表 12.1.2 bTn_M1 和 bTn_M0 选择 Timern 工作模式(n=0、1)

bTn_M1	bTn_M0	Timern 工作模式(n=0、1)
0	0	模式 0：13 位定时/计数器 n，计数单元由 TLn 的低 5 位和 THn 组成，TLn 的高 3 位无效。计数从 13 位全为 1 变成全为 0 时，设置溢出标志 TFn，并需重置初值
0	1	模式 1：16 位定时/计数器 n，计数单元由 TLn 和 THn 组成。计数从 16 位全为 1 变成全为 0 时，设置溢出标志 TFn，并需重置初值
1	0	模式 2：8 位重载定时/计数器 n，计数单元使用 TLn，THn 作为重载计数单元。计数从 8 位全为 1 变成全为 0 时，设置溢出标志 TFn，并自动从 THn 加载初值
1	1	模式 3：如果是定时/计数器 0，那么定时/计数器 0 被分成 2 个部分 TL0 和 TH0，TL0 作为 8 位定时/计数器使用，占用 Timer0 的全部控制位；而 TH0 也做另一个 8 位定时器使用，占用 Timer1 的 TR1、TF1 和中断资源，并且此时 Timer1 仍然可用，只是不能使用启动控制位 TR1 和溢出标志位 TF1。 如果是定时/计数器 1，那么进入模式 3 将停止定时/计数器 1。

Timern 计数低字节(TLn)(n=0、1)：

位	名称	访问	描述	复位值
[7:0]	TLn	RW	Timern 计数低字节	xxh

Timern 计数高字节(THn)(n=0、1)：

位	名称	访问	描述	复位值
[7:0]	THn	RW	Timern 计数高字节	xxh

12.2 Timer2

Timer2 是 16 位自动重载定时/计数器，通过 T2CON 和 T2MOD 寄存器进行配置，定时器 2 的高字节计数器是 TH2，低字节是 TL2。Timer2 可以作为 UART0 的波特率发生器，还具有 3 路信号电平捕捉功能，捕捉计数存储于 RCAP2 寄存器中。

表 12.2.1 Timer2 相关寄存器列表

名称	地址	描述	复位值
TH2	CDh	Timer2 计数器高字节	00h
TL2	CCh	Timer2 计数器低字节	00h
T2COUNT	CCh	TL2 和 TH2 组成 16 位 SFR	0000h
RCAP2H	CBh	计数重载/捕捉 2 数据寄存器高字节	00h
RCAP2L	CAh	计数重载/捕捉 2 数据寄存器低字节	00h
RCAP2	CAh	RCAP2L 和 RCAP2H 组成 16 位 SFR	0000h
T2MOD	C9h	Timer2 方式寄存器	00h
T2CON	C8h	Timer2 控制寄存器	00h

定时/计数器 2 控制寄存器(T2CON)：

位	名称	访问	描述	复位值
7	TF2	RW	Timer2 的溢出中断标志，当 Timer2 计数从 16 位全为 1 变成全为 0 时，设置该溢出标志为 1，需要软件清零；当 RCLK=1	0

			或者 TCLK=1 时，该位不会被置 1	
6	EXF2	RW	Timer2 的外部触发标志，当 EXEN2=1 时由 T2EX 有效边沿触发置 1，需要软件清零	0
5	RCLK	RW	UART0 接收时钟选择，该位为 0 选择 Timer1 溢出脉冲产生波特率；该位为 1 选择 Timer2 溢出脉冲产生波特率	0
4	TCLK	RW	UART0 发送时钟选择，该位为 0 选择 Timer1 溢出脉冲产生波特率；该位为 1 选择 Timer2 溢出脉冲产生波特率	0
3	EXEN2	RW	T2EX 触发使能位，该位为 0 忽略 T2EX；该位为 1 使能在 T2EX 有效边沿时触发重载或者捕捉	0
2	TR2	RW	Timer2 启动/停止位，置 1 启动，由软件置位或者清零	0
1	C_T2	RW	Timer2 时钟源选择位，该位为 0 使用内部时钟；该位为 1 使用基于 T2 引脚下降沿的边沿计数	0
0	CP_RL2	RW	Timer2 功能选择位，如果 RCLK 或者 TCLK 为 1，则该位应该强制为 0。该位为 0 则 Timer2 作为定时/计数器，并且当计数器溢出或者 T2EX 电平变化时能够自动重载计数初值；该位为 1 使能 Timer2 的捕捉 2 功能，捕捉 T2EX 有效边沿	0

定时/计数器 2 方式寄存器(T2MOD)：

位	名称	访问	描述		复位值
7	bTMR_CLK	RW	已选择快速时钟的 T0/T1/T2 定时器的最快时钟模式使能，该位为 1 则使用没有分频的系统主频 Fsys 作为计数时钟；该位为 0 则使用分频时钟。该位对选择标准时钟的定时器没有影响		0
6	bT2_CLK	RW	Timer2 内部时钟频率选择位，该位为 0 选标准时钟，定时/计数模式为 Fsys/12，UART0 时钟模式为 Fsys/4；该位为 1 选快速时钟，定时/计数模式为 Fsys/4(bTMR_CLK=0)或 Fsys(bTMR_CLK=1)，UART0 时钟模式为 Fsys/2(bTMR_CLK=0)或 Fsys(bTMR_CLK=1)		0
5	bT1_CLK	RW	Timer1 内部时钟频率选择位，该位为 0 选标准时钟 Fsys/12；为 1 选快速时钟 Fsys/4(bTMR_CLK=0)或 Fsys(bTMR_CLK=1)		0
4	bT0_CLK	RW	Timer0 内部时钟频率选择位，该位为 0 选标准时钟 Fsys/12；为 1 选快速时钟 Fsys/4(bTMR_CLK=0)或 Fsys(bTMR_CLK=1)		0
3	bT2_CAP_M1	RW	Timer2 捕捉模式高位	捕捉模式选择： X0：从下降沿到下降沿 01：从任意沿到任意沿，即电平变化 11：从上升沿到上升沿	0
2	bT2_CAP_M0	RW	Timer2 捕捉模式低位		0
1	T2OE	RW	Timer2 时钟输出使能位，该位为 0 禁止输出；该位为 1 使能 T2 引脚输出时钟，频率为 Timer2 溢出速率的一半		0
0	保留	RO	保留		0

计数重载/捕捉 2 数据寄存器(RCAP2)：

位	名称	访问	描述	复位值
[7:0]	RCAP2H	RW	在定时/计数器模式下是重载值的高字节；在捕捉模式下是 CAP2 捕捉到的定时器的高字节	00h

[7:0]	RCAP2L	RW	在定时/计数器模式下是重载值的低字节；在捕捉模式下是 CAP2 捕捉到的定时器的低字节	00h

Timer2 计数器(T2COUNT)：

位	名称	访问	描述	复位值
[7:0]	TH2	RW	当前计数器高字节	00h
[7:0]	TL2	RW	当前计数器低字节	00h

12.3 PWM 相关寄存器

本节 PWM_DATA 寄存器以通用格式表示：小写的“n”表示端口的序号(n=0～3)。

表 12.3.1 PWMX 相关寄存器列表

名称	地址	描述	复位值
PWM_CK_SE	9Eh	PWM 时钟分频设置寄存器	00h
PWM_CTRL	9Dh	PWM 控制寄存器	02h
PWM_CTRL2	9Fh	PWM 扩展控制寄存器	00h
PWM_DATA0	9Ch	PWM0 数据寄存器	xxh
PWM_DATA1	9Bh	PWM1 数据寄存器	xxh
PWM_DATA2	9Ah	PWM2 数据寄存器	xxh
PWM_DATA3	A3h	PWM3 数据寄存器	xxh

PWMn 数据寄存器(PWM_DATAn)：

位	名称	访问	描述	复位值
[7:0]	PWM_DATAn	RW	存储 PWMn 当前数据， PWMn 输出有效电平的占空比=PWM_DATAn/PWM_CYCLE	xxh

PWM 控制寄存器(PWM_CTRL)：

位	名称	访问	描述	复位值
7	保留	RO	保留	0
6	bPWM1_POLAR	RW	控制 PWM1 输出极性，该位为 0 则默认低电平，高电平有效；该位为 1 则默认高电平，低电平有效	0
5	bPWM0_POLAR	RW	控制 PWM0 输出极性，该位为 0 则默认低电平，高电平有效；该位为 1 则默认高电平，低电平有效	0
4	bPWM_IF_END	RW	PWM 循环周期结束中断标志位，该位为 1 表示有中断，写 1 清零或重新加载 PWM_DATA0 数据时清零	0
3	bPWM1_OUT_EN	RW	PWM1 输出使能，该位为 1 使能 PWM1 输出	0
2	bPWM0_OUT_EN	RW	PWM0 输出使能，该位为 1 使能 PWM0 输出	0
1	bPWM_CLR_ALL	RW	该位为 1 清空 PWM 计数和 FIFO，需要软件清零	1
0	bPWM_MOD_6BIT	RW	PWM 数据宽度模式： 该位为 0 选择 8 位数据，PWM 周期为 256； 该位为 1 选择 6 位数据，PWM 周期为 64	0

PWM 扩展控制寄存器(PWM_CTRL2)：

位	名称	访问	描述	复位值

7	保留	RO	保留	0
6	保留	RO	保留	0
5	保留	RO	保留	0
4	保留	RO	保留	0
3	保留	RO	保留	0
2	保留	RO	保留	0
1	bPWM3_OUT_EN	RW	PWM3 输出使能，该位为 1 使能 PWM3 输出	0
0	bPWM2_OUT_EN	RW	PWM2 输出使能，该位为 1 使能 PWM2 输出	0

PWM 时钟分频设置寄存器(PWM_CK_SE)：

位	名称	访问	描述	复位值
[7:0]	PWM_CK_SE	RW	设置 PWM 时钟分频除数	00h

12.4 PWM 功能

CH547 提供了 4 路 PWM，CH546 仅提供前 2 路 PWM（PWM0 和 PWM1）。可以动态修改 PWM 的输出占空比，通过简单 RC 电阻电容进行积分低通滤波后，即可获得各种输出电压，相当于低速数模转换器 DAC。其中，PWM0 和 PWM1 还可以选择反极性输出以及默认的输出极性为低电平或者高电平。

PWM_CYCLE = bPWM_MOD_6BIT ? 64 : 256

PWMn 输出占空比= PWM_DATAn / PWM_CYCLE

在 8 位数据模式下支持范围 0%到 99.6%占空比,在 6 位数据模式下支持范围 0%到 100%占空比（如果 PWM_DATAn 数值大于 PWM_CYCLE 则按 100%处理）。

实际应用中，建议允许 PWM 引脚输出并且设置 PWM 输出引脚为推挽输出模式。

12.5 Timer 功能

12.5.1 Timer0/1

(1)、设置 T2MOD 选择 Timer 内部时钟频率，如果 bTn_CLK(n=0/1)为 0，那么 Timer0/1 对应的时钟为 Fsys/12；如果 bTn_CLK 为 1，那么由 bTMR_CLK=0 或 1 选择 Fsys/4 或者 Fsys 作为时钟。

(2)、设置 TMOD 配置 Timer 的工作模式。

模式 0：13 位定时/计数器

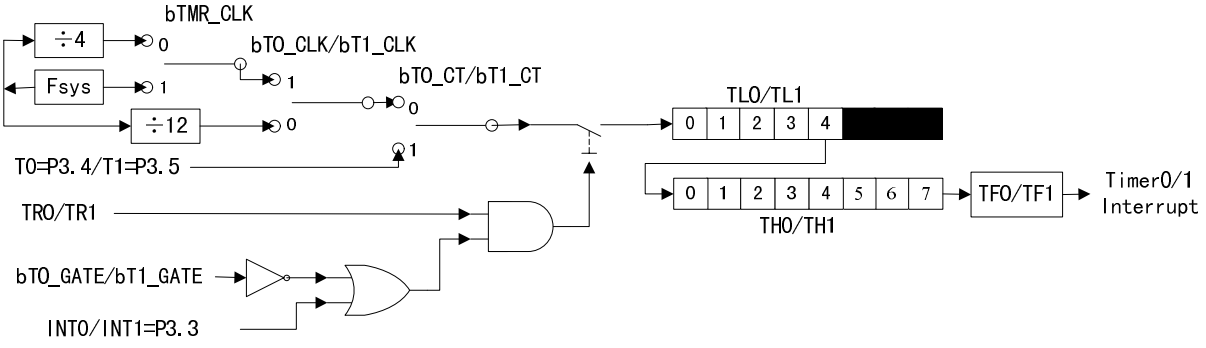


图 12.5.1.1 Timer0/1 模式 0

模式 1：16 位定时/计数器

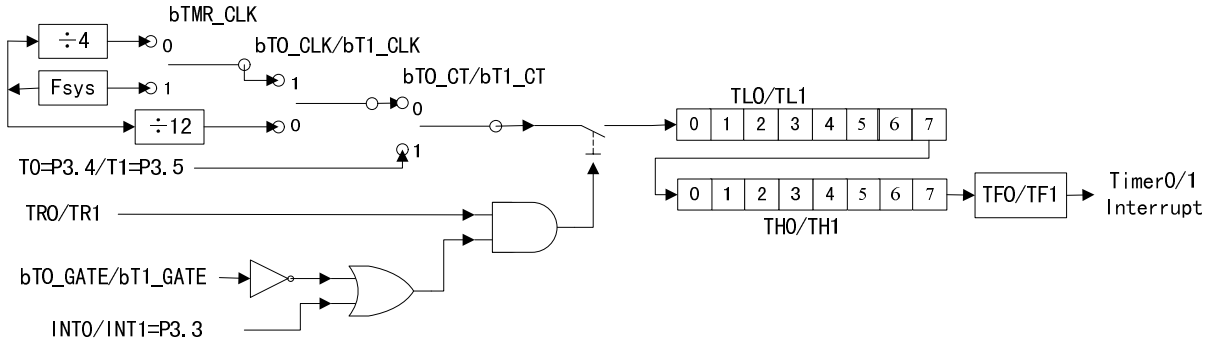


图 12.5.1.2 Timer0/1 模式 1

模式 2：自动重载 8 位定时/计数器

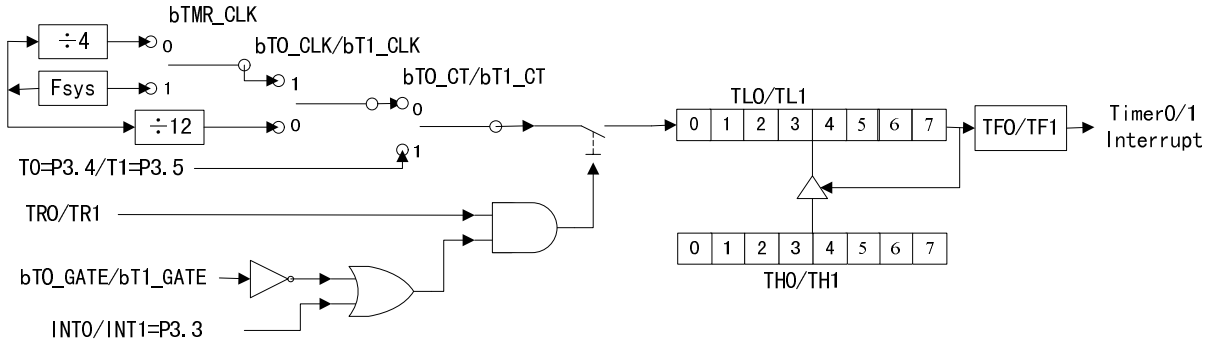


图 12.5.1.3 Timer0/1 模式 2

模式 3：Timer0 分解为两个独立的 8 位定时/计数器，并借用 Timer1 的 TR1 控制位；Timer1 通过是否启动模式 3 代替被借用的 TR1 控制位，Timer1 进入模式 3 则 Timer1 停止运行。

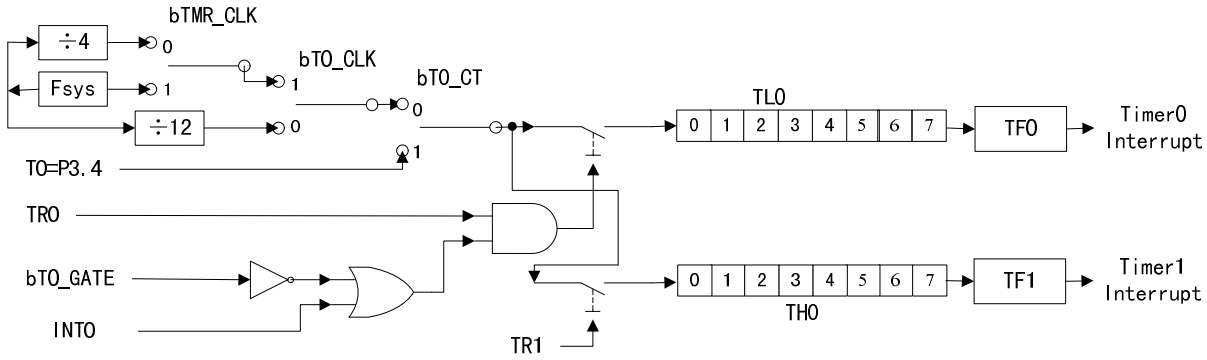


图 12.5.1.4 Timer0 模式 3

(3)、设置定时/计数器初值 TLn 和 THn(n=0/1)。

(4)、设置 TCON 中的位 TRn(n=0/1)开启或者停止定时/计数器，可以通过位 TFn(n=0/1)查询或者通过中断方式进行检测。

12.5.2 Timer2

Timer2 16 位重载定时/计数器模式：

(1)、设置 T2CON 中的位 RCLK 和 TCLK 都为 0，选择非串口波特率发生器模式。

(2)、设置 T2CON 中的位 C_T2 为 0 选择使用内部时钟，转步骤(3)；也可置 1 选择 T2 引脚的下降沿作为计数时钟，跳过步骤(3)。

(3)、设置 T2MOD 选择 Timer 内部时钟频率，如果 bT2_CLK 为 0，那么 Timer2 的时钟为 Fsys/12；如果 bT2_CLK 为 1，那么由 bTMR_CLK=0 或 1 选择 Fsys/4 或者 Fsys 作为时钟。

(4)、设置 T2CON 的位 CP_RL2 为 0，选择 Timer2 的 16 位重载定时/计数器功能。

(5)、设定 RCAP2L 和 RCAP2H 为定时器溢出后的重载值，设定 TL2 和 TH2 为定时器的初值(一般与 RCAP2L 和 RCAP2H 相同)，设置 TR2 为 1，开启 Timer2。

(6)、通过查询 TF2 或者定时器 2 中断可以获取当前定时/计数器状态。

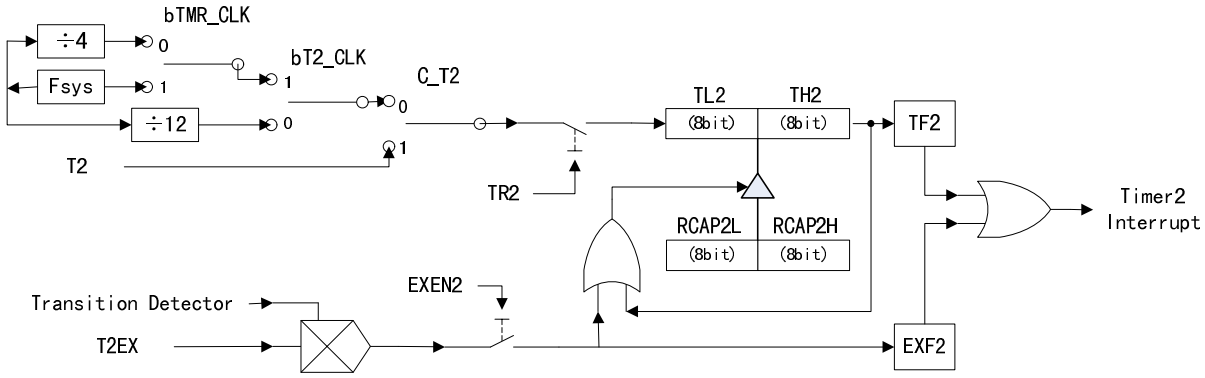


图 12.5.2.1 Timer2 16 位重载定时/计数器

Timer2 时钟输出模式：

参考 16 位重载定时/计数器模式，并且再设置 T2MOD 中的位 T2OE 为 1，则使能从 T2 引脚输出 TF2 频率的二分频时钟。

Timer2 串口 0 波特率发生器模式：

(1)、设置 T2CON 中的位 C_T2 为 0 选择使用内部时钟，也可置 1 选择 T2 引脚的下降沿作为时钟，根据需要设置 T2CON 中的位 RCLK 和 TCLK 为 1 或其中之一为 1，选择串口波特率发生器模式。

(2)、设置 T2MOD 选择 Timer 内部时钟频率，如果 bT2_CLK 为 0，那么 Timer2 的时钟为 Fsys/4；如果 bT2_CLK 为 1，那么由 bTMR_CLK=0 或 1 选择 Fsys/2 或者 Fsys 作为时钟。

(3)、设定 RCAP2L 和 RCAP2H 为定时器溢出后的重载值，设置 TR2 为 1，开启 Timer2。

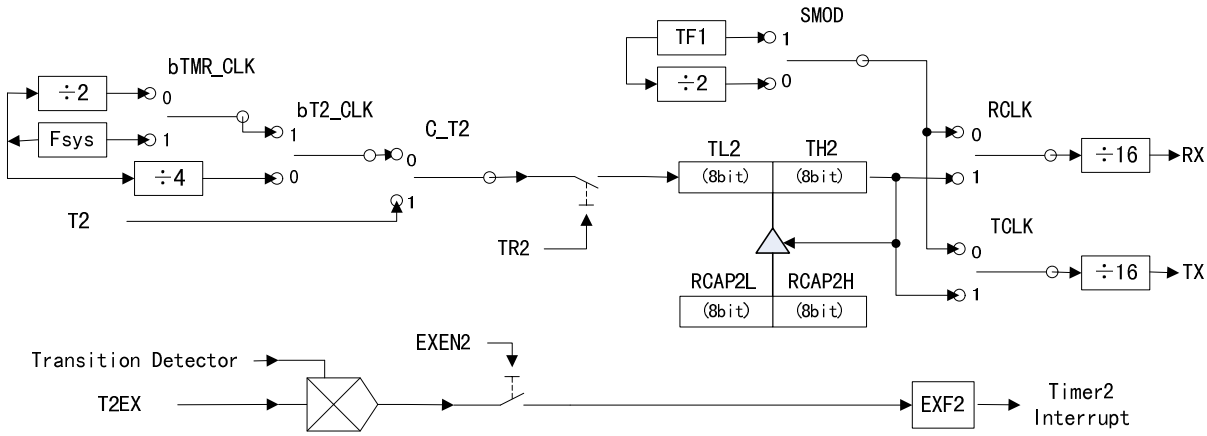


图 12.5.2.2 Timer2 UART0 波特率发生器

Timer2 信号通道捕捉模式：

(1)、设置 T2CON 中的位 RCLK 和 TCLK 都为 0，选择非串口波特率发生器模式。

(2)、设置 T2CON 中的位 C_T2 为 0 选择使用内部时钟，转步骤(3)；也可置 1 则选择 T2 引脚的下降沿作为计数时钟，跳过步骤(3)。

(3)、设置 T2MOD 选择 Timer 内部时钟频率，如果 bT2_CLK 为 0，那么 Timer2 的时钟为 Fsys/12；如

果 bT2_CLK 为 1，那么由 bTMR_CLK=0 或 1 选择 Fsys/4 或者 Fsys 作为时钟。

(4)、设置 T2MOD 的位 bT2_CAP_M1 和 bT2_CAP_M0 选择相应的边沿捕捉模式。

(5)、设置 T2CON 的位 CP_RL2 为 1，选择 Timer2 对 T2EX 引脚的捕捉功能。

(6)、设定 TL2 和 TH2 为定时器的初值，设置 TR2 为 1，开启 Timer2。

(7)、当 CAP2 捕捉完成，RCAP2L 和 RCAP2H 会保存当时 TL2 和 TH2 的计数值，并使 EXF2 置位，产生中断，下一次捕捉到的 RCAP2L 和 RCAP2H 与上一次捕捉到的 RCAP2L 和 RCAP2H 之间的差值，就是两次有效边沿之间的信号宽度。

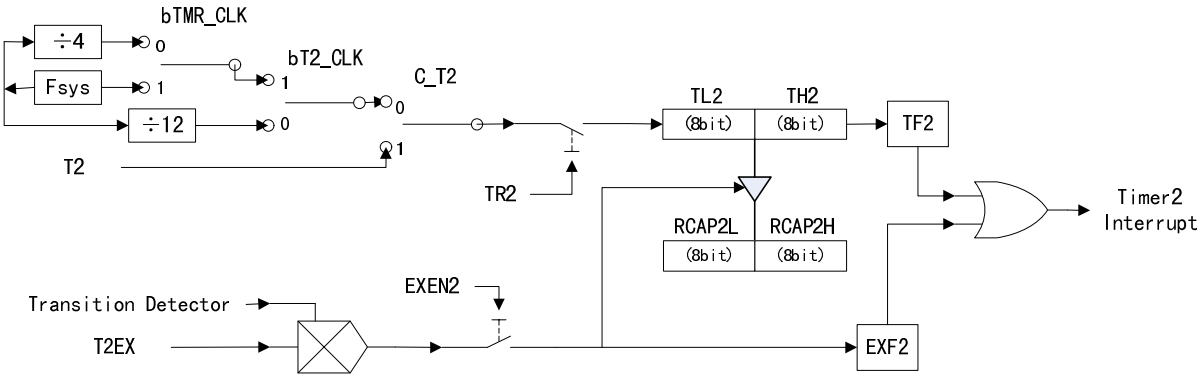


图 12.5.2.3 Timer2 捕捉模式

13、通用异步收发器 UART

13.1 UART 简介

CH547 芯片提供 4 个全双工的异步串口：UART0～UART3。CH546 仅提供 UART0。

UART0 是标准 MCS51 串口，其数据接收和发送是通过 SBUF 访问物理上分开的收/发寄存器实现的。写入 SBUF 的数据装入发送寄存器，对 SBUF 的读操作则对应于接收缓冲寄存器。

UART1 是简化 MCS51 串口，其数据接收和发送是通过 SBUF1 访问物理上分开的收/发寄存器实现的。写入 SBUF1 的数据装入发送寄存器，对 SBUF1 的读操作则对应于接收缓冲寄存器。UART1 相比 UART0 去掉了多机通讯模式和固定波特率，UART1 具有独立的波特率发生器。

UART2 是在 UART1 的基础上，增加了一个中断使能位，用于替换 ADC 中断。

UART3 同 UART2，也是在 UART1 的基础上，增加了一个中断使能位，用于替换 PWMX 中断。

13.2 UART 寄存器

表 13.2.1 UART 相关寄存器列表

名称	地址	描述	复位值
SBUF	99h	UART0 数据寄存器	xxh
SCON	98h	UART0 控制寄存器	00h
SCON1	BCh	UART1 控制寄存器	40h
SBUF1	BDh	UART1 数据寄存器	xxh
SBAUD1	BEh	UART1 波特率设置寄存器	xxh
SIF1	BFh	UART1 中断状态寄存器	00h
SCON2	B4h	UART2 控制寄存器	00h
SBUF2	B5h	UART2 数据寄存器	xxh
SBAUD2	B6h	UART2 波特率设置寄存器	xxh
SIF2	B7h	UART2 中断状态寄存器	00h
SCON3	ACh	UART3 控制寄存器	00h

SBUF3	ADh	UART3 数据寄存器	xxh
SBAUD3	AEh	UART3 波特率设置寄存器	xxh
SIF3	AFh	UART3 中断状态寄存器	00h

13.2.1 UART0 寄存器描述

UART0 控制寄存器(SCON)：

位	名称	访问	描述	复位值
7	SM0	RW	UART0 工作方式选择位 0，该位为 0 选择 8 位数据异步通信；该位为 1 选择 9 位数据异步通信	0
6	SM1	RW	UART0 工作方式选择位 1，该位为 0 设置固定波特率；该位为 1 设置可变波特率，由定时器 T1 或者 T2 产生	0
5	SM2	RW	UART0 多机通信控制位： 在模式 2 和 3 接收数据时，当 SM2=1 时，如果 RB8 为 0，那么 RI 不置 1，接收无效；如果 RB8 为 1，那么 RI 置 1，接收有效；当 SM2=0 时，不管 RB8 为 0 或者 1，RI 接收数据时都置位，接收有效； 在模式 1 时，如果 SM2=1，那么只有接收到有效的停止位时，接收才有效； 在模式 0 时，SM2 位必须置 0	0
4	REN	RW	UART0 允许接收控制位，该位为 0 禁止接收；该位为 1 允许接收	0
3	TB8	RW	发送数据的第 9 位，在模式 2 和 3 时，TB8 用于写入发送数据的第 9 位，可以是奇偶校验位；在多机通信中，用于表示主机发送的是地址字节还是数据字节，TB8=0 为数据，TB8=1 为地址	0
2	RB8	RW	接收数据的第 9 位，在模式 2 和 3 时，RB8 用于存放接收数据的第 9 位；在模式 1 时，如果 SM2=0，那么 RB8 用于存放接收到的停止位；在模式 0 时，不使用 RB8	0
1	TI	RW	发送中断标志位，一个数据字节发送完后由硬件置位，需要软件清零	0
0	RI	RW	接收中断标志位，一个数据字节接收有效后由硬件置位，需要软件清零	0

表 13.2.1.1 UART0 工作模式选择

SM0	SM1	描述
0	0	模式 0，移位寄存器方式，波特率固定是 Fsys/12
0	1	模式 1，8 位异步通信方式，波特率可变，由定时器 T1 或者 T2 产生
1	0	模式 2，9 位异步通信方式，波特率是 Fsys/128(SMOD=0)或 Fsys/32(SMOD=1)
1	1	模式 3，9 位异步通讯方式，波特率可变，由定时器 T1 或者 T2 产生

在模式 1 和 3 下，当 RCLK=0 并且 TCLK=0 时，UART0 波特率由定时器 T1 产生。应该设置 T1 为模式 2 自动重载 8 位定时器模式，bT1_CT 和 bT1_GATE 必须都为 0，分为以下几类时钟情况。

表 13.2.1.2 由 T1 产生 UART0 波特率的计算公式

bTMR_CLK	bT1_CLK	SMOD	描述
1	1	0	TH1 = 256 - Fsys / 32 / 波特率
1	1	1	TH1 = 256 - Fsys / 16 / 波特率
0	1	0	TH1 = 256 - Fsys / 4 / 32 / 波特率
0	1	1	TH1 = 256 - Fsys / 4 / 16 / 波特率

X	0	0	TH1 = 256 - Fsys / 12 / 32 / 波特率
X	0	1	TH1 = 256 - Fsys / 12 / 16 / 波特率

在模式 1 和 3 下，当 RCLK=1 或者 TCLK=1 时，UART0 波特率由定时器 T2 产生。应该设置 T2 为 16 位自动重载波特率发生器模式，C_T2 和 CP_RL2 必须都为 0，分为以下几类时钟情况。

表 13.2.1.3 由 T2 产生 UART0 波特率的计算公式

bTMR_CLK	bT2_CLK	描述
1	1	RCAP2 = 65536 - Fsys / 16 / 波特率
0	1	RCAP2 = 65536 - Fsys / 2 / 16 / 波特率
X	0	RCAP2 = 65536 - Fsys / 4 / 16 / 波特率

UART0 数据寄存器(SBUF)：

位	名称	访问	描述	复位值
[7:0]	SBUF	RW	UART0 数据寄存器，包括发送和接收两个物理上分开的寄存器。向 SBUF 写数据对应发送数据寄存器；从 SBUF 读数据对应接收数据寄存器	xxh

13.2.2 UART1 寄存器描述

UART1 控制寄存器(SCON1)：

位	名称	访问	描述	复位值
7	bU1SM0	RW	UART1 工作方式选择位，该位为 0 选择 8 位数据异步通信；该位为 1 选择 9 位数据异步通信	0
6	保留	RO	保留	1
5	bU1SMOD	RW	选择 UART1 的通讯波特率：0-慢速模式；1-快速模式	0
4	bU1REN	RW	UART1 允许接收控制位，该位为 0 禁止接收；该位为 1 允许接收	0
3	bU1TB8	RW	发送数据的第 9 位，在 9 位数据模式时，TB8 用于写入发送数据的第 9 位，可以是奇偶校验位；在 8 位数据模式时，TB8 忽略	0
2	bU1RB8	RW	接收数据的第 9 位，在 9 位数据模式时，RB8 用于存放接收数据的第 9 位；在 8 位数据模式时，RB8 用于存放接收到的停止位	0
1	bU1TIS	WO	写 1 将预置发送中断标志位为 1，读操作总是返回 0	0
0	bU1RIS	WO	写 1 将预置接收中断标志位为 1，读操作总是返回 0	0

UART1 波特率由 SBAUD1 设置产生，根据 bU1SMOD 的选择分为两种情况：

当 bU1SMOD=0 时，SBAUD1 = 256 - Fsys / 32 / 波特率；

当 bU1SMOD=1 时，SBAUD1 = 256 - Fsys / 16 / 波特率。

UART1 中断状态寄存器(SIF1)：

位	名称	访问	描述	复位值
[7:2]	保留	RO	保留	000000b
1	bU1TI	RW	发送中断标志位，一个数据字节发送完后由硬件置位，需要软件写 1 清零（写 0 到该位将被忽略）	0
0	bU1RI	RW	接收中断标志位，一个数据字节接收有效后由硬件置位，需要软件写 1 清零（写 0 到该位将被忽略）	0

注：向中断标志位写 1 才能清零可以确保只有指定标志位被清零，而不会影响同一寄存器下的其它

中断标志（其它中断标志在该写操作之前有可能已是 1，或在该写操作期间有可能变成 1）。下同。

UART1 数据寄存器(SBUF1)：

位	名称	访问	描述	复位值
[7:0]	SBUF1	RW	UART1 数据寄存器，包括发送和接收两个物理上分开的寄存器。向 SBUF1 写数据对应发送数据寄存器；从 SBUF1 读数据对应接收数据寄存器	xxh

13.2.3 UART2 寄存器描述

UART2 控制寄存器(SCON2)：

位	名称	访问	描述	复位值
7	bU2SM0	RW	UART2 工作方式选择位，该位为 0 选择 8 位数据异步通信；该位为 1 选择 9 位数据异步通信	0
6	bU2IE	RW	UART2 中断使能位，该位为 0 禁止请求中断，中断标志可供查询；该位为 1 则允许产生中断，并且原 ADC 中断被禁用，实现替换	0
5	bU2SMOD	RW	选择 UART2 的通讯波特率：0-慢速模式；1-快速模式	0
4	bU2REN	RW	UART2 允许接收控制位，该位为 0 禁止接收；该位为 1 允许接收	0
3	bU2TB8	RW	发送数据的第 9 位，在 9 位数据模式时，TB8 用于写入发送数据的第 9 位，可以是奇偶校验位；在 8 位数据模式时，TB8 忽略	0
2	bU2RB8	RW	接收数据的第 9 位，在 9 位数据模式时，RB8 用于存放接收数据的第 9 位；在 8 位数据模式时，RB8 用于存放接收到的停止位	0
1	bU2TIS	WO	写 1 将预置发送中断标志位为 1，读操作总是返回 0	0
0	bU2RIS	WO	写 1 将预置接收中断标志位为 1，读操作总是返回 0	0

UART2 波特率由 SBAUD2 设置产生，根据 bU2SMOD 的选择分为两种情况：

当 bU2SMOD=0 时，SBAUD2 = 256 - Fsys / 32 / 波特率；

当 bU2SMOD=1 时，SBAUD2 = 256 - Fsys / 16 / 波特率。

UART2 中断状态寄存器(SIF2)：

位	名称	访问	描述	复位值
[7:2]	保留	RO	保留	000000b
1	bU2TI	RW	发送中断标志位，一个数据字节发送完后由硬件置位，需要软件写 1 清零（写 0 到该位将被忽略）	0
0	bU2RI	RW	接收中断标志位，一个数据字节接收有效后由硬件置位，需要软件写 1 清零（写 0 到该位将被忽略）	0

UART2 数据寄存器(SBUF2)：

位	名称	访问	描述	复位值
[7:0]	SBUF2	RW	UART2 数据寄存器，包括发送和接收两个物理上分开的寄存器。向 SBUF2 写数据对应发送数据寄存器；从 SBUF2 读数据对应接收数据寄存器	xxh

13.2.4 UART3 寄存器描述

UART3 控制寄存器(SCON3)：

位	名称	访问	描述	复位值
7	bU3SM0	RW	UART3 工作方式选择位，该位为 0 选择 8 位数据异步通信；该位为 1 选择 9 位数据异步通信	0
6	bU3IE	RW	UART3 中断使能位，该位为 0 禁止请求中断，中断标志可供查询；该位为 1 则允许产生中断，并且原 PWMX 中断被禁用，实现替换	0
5	bU3SMOD	RW	选择 UART3 的通讯波特率：0-慢速模式；1-快速模式	0
4	bU3REN	RW	UART3 允许接收控制位，该位为 0 禁止接收；该位为 1 允许接收	0
3	bU3TB8	RW	发送数据的第 9 位，在 9 位数据模式时，TB8 用于写入发送数据的第 9 位，可以是奇偶校验位；在 8 位数据模式时，TB8 忽略	0
2	bU3RB8	RW	接收数据的第 9 位，在 9 位数据模式时，RB8 用于存放接收数据的第 9 位；在 8 位数据模式时，RB8 用于存放接收到的停止位	0
1	bU3TIS	WO	写 1 将预置发送中断标志位为 1，读操作总是返回 0	0
0	bU3RIS	WO	写 1 将预置接收中断标志位为 1，读操作总是返回 0	0

UART3 波特率由 SBAUD3 设置产生，根据 bU3SMOD 的选择分为两种情况：

当 bU3SMOD=0 时，SBAUD3 = 256 - Fsys / 32 / 波特率；

当 bU3SMOD=1 时，SBAUD3 = 256 - Fsys / 16 / 波特率。

UART3 中断状态寄存器(SIF3)：

位	名称	访问	描述	复位值
[7:2]	保留	RO	保留	000000b
1	bU3TI	RW	发送中断标志位，一个数据字节发送完后由硬件置位，需要软件写 1 清零（写 0 到该位将被忽略）	0
0	bU3RI	RW	接收中断标志位，一个数据字节接收有效后由硬件置位，需要软件写 1 清零（写 0 到该位将被忽略）	0

UART3 数据寄存器(SBUF3)：

位	名称	访问	描述	复位值
[7:0]	SBUF3	RW	UART3 数据寄存器，包括发送和接收两个物理上分开的寄存器。向 SBUF3 写数据对应发送数据寄存器；从 SBUF3 读数据对应接收数据寄存器	xxh

13.3 UART 应用

UART0 应用：

(1)、选择 UART0 的波特率发生器，可以选择来自定时器 T1 或者 T2，并配置相应计数器。

(2)、开启定时器 T1 或者 T2。

(3)、设置 SCON 的 SM0、SM1、SM2 选择串口 0 的工作模式。设置 REN 为 1，使能 UART0 接收。

(4)、可以设置串口中断或者查询 RI 和 TI 的中断状态。

(5)、读写 SBUF 实现串口数据收发，串口接收信号的允许波特率误差不大于 2%。

UART1 应用：

(1)、根据波特率选择 bU1SMOD 并设置 SBAUD1。

(2)、设置 SCON1 的 bU1SM0 选择串口 1 的工作模式。设置 bU1REN 为 1，使能 UART1 接收。

(3)、可以设置串口 1 中断或者查询 bU1RI 和 bU1TI 的中断状态（向指定位写 1 才能清零）。

(4)、读写 SBUF1 实现串口 1 数据收发，串口接收信号的允许波特率误差不大于 2%。

UART2 应用（或 UART3 应用）：

(1)、根据波特率选择 bU2SMOD 并设置 SBAUD2。

(2)、设置 SCON2 的 bU2SM0 选择串口 2 的工作模式。设置 bU2REN 为 1，使能 UART2 接收。

(3)、可以查询 bU2RI 和 bU2TI 的中断状态（向指定位写 1 才能清零），或者启用串口 2 中断并设置 bU2IE 为 1 替换 ADC（对于 UART3 是 PWMX）中断。

(4)、读写 SBUF2 实现串口 2 数据收发，串口接收信号的允许波特率误差不大于 2%。

14、同步串行接口 SPI

14.1 SPI 简介

CH547 芯片提供 SPI 接口，用于与外设之间进行高速的同步数据传输。

(1)、支持 master 主机模式和 slave 从机模式；

(2)、支持模式 0 和模式 3 时钟模式；

(3)、可选 3 线全双工或者 2 线半双工方式；

(4)、可选 MSB 高位首先发送或者 LSB 低位首先发送；

(5)、时钟频率可调，最高可达系统主频的一半；

(6)、内置 1 字节接收 FIFO 和 1 字节发送 FIFO；

(7)、从机模式下支持首字节预加载数据，便于主机在首字节立即获得返回数据。

14.2 SPI 寄存器

表 14.2.1 SPI 相关寄存器列表

名称	地址	描述	复位值
SPI0_SETUP	FCh	SPI0 设置寄存器	00h
SPI0_S_PRE	FBh	SPI0 从机模式预置数据寄存器	20h
SPI0_CK_SE	FBh	SPI0 时钟分频设置寄存器	20h
SPI0_CTRL	FAh	SPI0 控制寄存器	02h
SPI0_DATA	F9h	SPI0 数据收发寄存器	xxh
SPI0_STAT	F8h	SPI0 状态寄存器	08h

SPI0 设置寄存器(SPI0_SETUP)：

位	名称	访问	描述	复位值
7	bS0_MODE_SLV	RW	SPI0 主从模式选择位，该位为 0 则 SPI0 为主机模式；该位为 1 则 SPI0 为从机模式/设备模式	0
6	bS0_IE_FIFO_OV	RW	从机模式下 FIFO 溢出中断使能位，该位为 1 使能 FIFO 溢出中断；该位为 0 则 FIFO 溢出不产生中断	0
5	bS0_IE_FIRST	RW	从机模式下接收首字节完成中断使能位，该位为 1 则从机模式下接收到第一个数据字节时触发中断；该位为 0 则接收到第一字节时不产生中断	0
4	bS0_IE_BYTE	RW	数据字节传输完成中断使能位，该位为 1 允许字节传输完成中断；该位为 0 则字节传输完成不产生中断	0
3	bS0_BIT_ORDER	RW	数据字节的位序控制位，该位为 0 则 MSB 高位在前；该位为 1 则 LSB 低位在前	0
2	保留	RO	保留	0

1	bSO_SLV_SELT	RO	从机模式下片选激活状态位，该位为 0 表示当前没有被选中；该位为 1 表示当前处于选中状态	0
0	bSO_SLV_PRELOAD	RO	从机模式下预加载数据状态位，该位为 1 表示当前处于片选有效之后、尚未传输数据之前的预加载状态	0

SPI0 时钟分频设置寄存器(SPI0_CK_SE)：

位	名称	访问	描述	复位值
[7:0]	SPI0_CK_SE	RW	主机模式下设置 SPI0 时钟分频系数	20h

SPI0 从机模式预置数据寄存器(SPI0_S_PRE)：

位	名称	访问	描述	复位值
[7:0]	SPI0_S_PRE	RW	预先加载从机模式下的首次传输数据	20h

SPI0 控制寄存器(SPI0_CTRL)：

位	名称	访问	描述	复位值
7	bSO_MISO_OE	RW	SPI0 的 MISO 输出使能控制位，该位为 1 允许输出；该位为 0 禁止输出	0
6	bSO_MOSI_OE	RW	SPI0 的 MOSI 输出使能控制位，该位为 1 允许输出；该位为 0 禁止输出	0
5	bSO_SCK_OE	RW	SPI0 的 SCK 输出使能控制位，该位为 1 允许输出；该位为 0 禁止输出	0
4	bSO_DATA_DIR	RW	SPI0 数据方向控制位，该位为 0 则输出数据，仅将写 FIFO 作为有效操作，启动一次 SPI 传输；该位为 1 则输入数据，写或读 FIFO 都作为有效操作，启动一次 SPI 传输	0
3	bSO_MST_CLK	RW	SPI0 主机时钟模式控制位，该位为 0 则模式 0，SCK 空闲时默认低电平；该位为 1 则模式 3，SCK 默认高电平	0
2	bSO_2_WIRE	RW	SPI0 的 2 线半双工模式使能位，该位为 0 则 3 线全双工方式，包括 SCK、MOSI、MISO；该位为 1 则 2 线半双工方式，包括 SCK、MISO	0
1	bSO_CLR_ALL	RW	该位为 1 清空 SPI0 中断标志和 FIFO，需要软件清零	1
0	bSO_AUTO_IF	RW	允许通过 FIFO 有效操作自动清零字节接收完成中断标志的使能位，该位为 1 则在 FIFO 有效读写操作时自动清零字节接收完成中断标志 SO_IF_BYTE	0

SPI0 数据收发寄存器(SPI0_DATA)：

位	名称	访问	描述	复位值
[7:0]	SPI0_DATA	RW	包括发送和接收两个物理上分开的 FIFO，读操作对应接收数据 FIFO；写操作对应发送数据 FIFO，有效读写操作可以启动一次 SPI 传输	xxh

SPI0 状态寄存器(SPI0_STAT)：

位	名称	访问	描述	复位值

7	S0_FST_ACT	RO	该位为 1 表示当前状态是从机模式下接收首字节完成	0
6	S0_IF_OV	RW	从机模式下 FIFO 溢出标志位，该位为 1 表示 FIFO 溢出中断；该位为 0 则无中断。直接位访问清零或写 1 清零。当 bS0_DATA_DIR=0 时由发送 FIFO 空触发中断；当 bS0_DATA_DIR=1 时由接收 FIFO 满触发中断	0
5	S0_IF_FIRST	RW	从机模式下接收首字节完成中断标志位，该位为 1 则表示接收到首字节。直接位访问清零或写 1 清零	0
4	S0_IF_BYTE	RW	数据字节传输完成中断标志位，该位为 1 则表示一个字节传输完成。直接位访问清零或写 1 清零，或者在 bS0_AUTO_IF=1 时通过 FIFO 有效操作清零	0
3	S0_FREE	RO	SPI0 空闲标志位，该位为 1 表示当前没有 SPI 移位，通常是处于数据字节之间的空档期	1
2	S0_T_FIFO	RO	SPI0 发送 FIFO 计数，有效值是 0 或者 1	0
1	保留	RO	保留	0
0	S0_R_FIFO	RO	SPI0 接收 FIFO 计数，有效值是 0 或者 1	0

14.3 SPI 传输格式

SPI 主机模式支持模式 0 和模式 3 两种传输格式，可以通过设置 SPI 控制寄存器 SPIn_CTRL 中的位 bSn_MST_CLK 选择，CH547 总是在 CLK 上升沿采样 MISO 数据。数据传输格式如下图所示。

模式 0：bSn_MST_CLK = 0

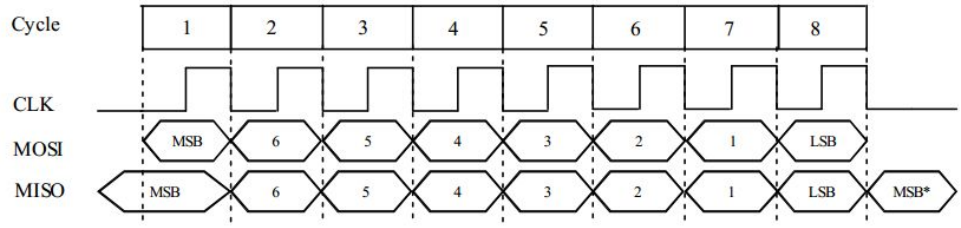


图 14.3.1 SPI 模式 0 时序图

模式 3：bSn_MST_CLK = 1

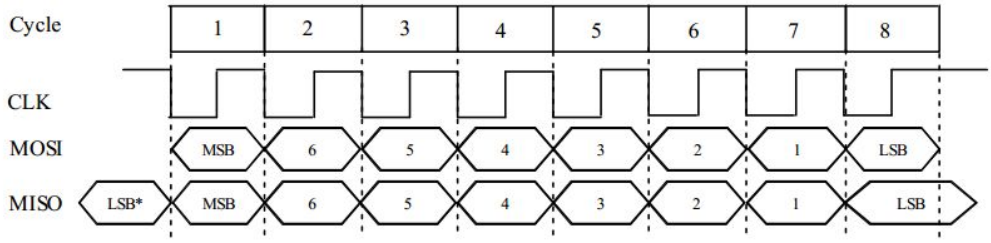


图 14.3.2 SPI 模式 3 时序图

14.4 SPI 配置

14.4.1 SPI 主机模式配置

SPI 主机模式下，SCK 引脚输出串行时钟，片选输出引脚可以指定为任意 I/O 引脚。

SPI0 配置步骤：

(1)、设置 SPI 时钟分频设置寄存器 SPI0_CK_SE，配置 SPI 时钟频率。

(2)、设置 SPI 设置寄存器 SPI0_SETUP 的位 bS0_MODE_SLV 为 0，配置为主机模式。

(3)、设置 SPI 控制寄存器 SPI0_CTRL 的位 bS0_MST_CLK，根据需求设置为模式 0 或者 3。

(4)、设置 SPI 控制寄存器 SPI0_CTRL 的位 bS0_SCK_OE 和 bS0_MOSI_OE 为 1，bS0_MISO_OE 位为 0，设置 P1 端口方向 bSCK、bMOSI 为输出，bMISO 为输入，以及片选引脚为输出。

数据发送过程：

(1)、写 SPI0_DATA 寄存器，向 FIFO 写入要发送的数据，自动启动一次 SPI 传输。

(2)、等待 S0_FREE 为 1，说明发送完成，可以继续发送下一字节。

数据接收过程：

(1)、写 SPI0_DATA 寄存器，向 FIFO 写入任意数据例如 0FFh 以启动一次 SPI 传输。

(2)、等待 S0_FREE 为 1，说明接收完成，可以读取 SPI0_DATA 获得接收到的数据。

(3)、如果之前 bS0_DATA_DIR 已置 1，则上述读操作也会启动下一次 SPI 传输，否则不启动。

14.4.2 SPI 从机模式配置

只有 SPI0 支持从机模式，从机模式下，SCK 引脚用于接收连接的 SPI 主机的串行时钟。

(1)、设置 SPI0 设置寄存器 SPI0_SETUP 的位 bS0_MODE_SLV 为 1，配置为从机模式。

(2)、设置 SPI0 控制寄存器 SPI0_CTRL 的位 bS0_SCK_OE 和 bS0_MOSI_OE 为 0，设置 bS0_MISO_OE 为 1，设置 P1 端口方向 bSCK、bMOSI 和 bMISO 以及片选引脚都为输入。当 SCS 片选有效（低电平）时，MISO 将自动使能输出。同时建议设置 MISO 引脚为高阻输入模式（P1_MOD_OC[6]=0、P1_DIR_PU[6]=0），使 MISO 在片选无效期间不输出，便于共享 SPI 总线。

(3)、可选的，设置 SPI 从机模式预置数据存器 SPI0_S_PRE，用于被片选后首次自动加载到缓冲区中用于对外输出。在 8 个串行时钟之后，即首个数据字节传输交换完毕，CH547 得到外部 SPI 主机发来的首字节数据(可能是命令码),外部 SPI 主机交换得到 SPI0_S_PRE 中的预置数据(可能是状态值)。寄存器 SPI0_S_PRE 的位 7 将在 SPI 片选有效后的 SCK 低电平期间自动加载到 MISO 引脚上，对于 SPI 模式 0，如果 CH547 预置了 SPI0_S_PRE 的位 7，那么外部 SPI 主机将在 SPI 片选有效但尚未传输数据时，就能够通过查询 MISO 引脚得到 SPI0_S_PRE 的位 7 的预置值，从而通过仅仅有效一下 SPI 片选就能获得 SPI0_S_PRE 的位 7 的值。

数据发送过程：

查询 S0_IF_BYTE 或者等待中断，在每次 SPI 数据字节传输完成后，写 SPI0_DATA 寄存器，向 FIFO 写入要发送的数据。或者等待 S0_FREE 从 0 变为 1，可以继续发送下一字节。

数据接收过程：

查询 S0_IF_BYTE 或者等待中断，在每次 SPI 数据字节传输完成后，读 SPI0_DATA 寄存器，从 FIFO 获得接收到的数据。查询 S0_R_FIFO 可以获知 FIFO 中是否有剩余字节。

15、模数转换器 ADC 和触摸按键 TKEY

15.1 ADC 和 CMP 简介

CH547 芯片提供 12 位的模拟数字转换器，包括模数转换器 ADC 和电压比较器 CMP 模块。

该 ADC 具有 12 个外部模拟信号输入通道和 4 个内部输入通道（参考电压），可以分时采集，支持 0 到 VDD 模拟输入电压范围。CH546 仅提供 8 个外部模拟信号输入通道 AIN0～AIN7 和 4 个内部输入通道。

该 CMP 的正相输入端复用了上述 ADC 输入，反相输入端具有 2 个外部模拟信号输入通道和 2 个内部参考电压输入通道，可以分时比较，交叉组合超 52 种，支持 0 到 VDD 模拟输入电压范围。

15.2 ADC 和 CMP 寄存器

表 15.2.1 ADC 相关寄存器列表

名称	地址	描述	复位值
ADC_CTRL	F2h	ADC 控制和状态寄存器	xxh
ADC_CFG	F3H	ADC 配置寄存器	00h
ADC_DAT_H	F5h	ADC 结果数据的高字节(只读)	0xh
ADC_DAT_L	F4h	ADC 结果数据的低字节(只读)	xxh
ADC_DAT	F4h	ADC_DAT_L 和 ADC_DAT_H 组成 16 位 SFR	0xxxh
ADC_CHAN	F6h	ADC 模拟信号通道选择寄存器	00h
ADC_PIN	F7h	ADC 引脚数字输入控制寄存器	00h

ADC 控制和状态寄存器(ADC_CTRL)：

位	名称	访问	描述	复位值
7	bCMPDO	RO	电压比较器结果同步延时后的输出位，该位是 bCMPO 经过与 bCMP_IF 同步延时后的状态	x
6	bCMP_IF	RW	电压比较器结果变化中断标志，该位为 1 表示电压比较器的结果发生了变化，写 1 清零	0
5	bADC_IF	RW	ADC 转换完成中断标志，该位为 1 表示一次 ADC 转换完成，写 1 清零或写 TKEY_CTRL 数据时清零	0
4	bADC_START	RW	ADC 启动控制位，置 1 启动一次 ADC 转换，该位在 ADC 转换完成后自动清零	0
3	bTKEY_ACT	RO	指示触摸按键检测运行状态，为 1 表示正在给电容充电和 ADC 测量过程中	0
[2:1]	保留	RO	保留	00b
0	bCMPO	RO	电压比较器结果实时输出位，该位为 0 说明正相输入端的电压低于反相输入端的电压；该位为 1 说明正相输入端的电压高于反相输入端的电压	x

ADC 配置寄存器(ADC_CFG)：

位	名称	访问	描述	复位值
[7:6]	保留	RO	保留	00b
5	bADC_AIN_EN	RW	CMP 正相输入端和 ADC 输入通道外部 AIN 使能位，该位为 1 时由 MASK_ADC_CHAN 从 16 个 AIN 中选择一个；该位为 0 时禁用外部 AIN	0
4	bVDD_REF_EN	RW	内部参考电压使能位，该位为 1 时由多个串联电阻对电源分压产生内部参考电压；该位为 0 时禁用分压电阻	0
3	bADC_EN	RW	ADC 模块的电源控制位，该位为 0 表示关闭 ADC 模块的电源，进入睡眠状态；该位为 1 表示开启	0
2	bCMP_EN	RW	电压比较器的电源控制位，该位为 0 表示关闭电压比较器的电源，进入睡眠状态；该位为 1 表示开启，同时自动启用电压比较器的唤醒功能，睡眠期间如果比较器结果反生变化则自动唤醒	0
1	bADC_CLK1	RW	ADC 参考时钟频率选择高位	0
0	bADC_CLK0	RW	ADC 参考时钟频率选择低位	0

表 15.2.2 ADC 参考时钟频率选择表

bADC_CLK1	bADC_CLK0	ADC 参考时钟频率	完成一次 ADC 所需时间	适用范围
0	0	750KHz	512 个 Fosc 周期	Rs<=16KΩ或 Cs>=0.08uF
0	1	1.5MHz	256 个 Fosc 周期	Rs<=8KΩ或 Cs>=0.08uF
1	0	3MHz	128 个 Fosc 周期	VDD>=3V 并且 （Rs<=4KΩ或 Cs>=0.08uF）
1	1	6MHz	64 个 Fosc 周期	VDD>=4.5V 并且 （Rs<=2KΩ或 Cs>=0.08uF）

注：VDD 指电源电压，Cs 指信号源并联电容值，Rs 指信号源串联内阻值（采样时间仅 3 个参考时钟）

ADC 模拟信号通道选择寄存器(ADC_CHAN)：

位	名称	访问	描述	复位值
[7:6]	MASK_CMP_CHAN	RW	电压比较器 CMP 反相输入端信号通道选择	00b
[5:4]	MASK_ADC_I_CH	RW	CMP 正相输入端和 ADC 输入内部信号通道选择	00b
[3:0]	MASK_ADC_CHAN	RW	当 bADC_AIN_EN=1 时是 CMP 正相输入端和 ADC 输入外部信号通道选择；当 bADC_AIN_EN=0 时外部信号通道关闭。对于 CH546，仅低 3 位有效	0000b

表 15.2.1 电压比较器 CMP 反相输入端信号通道选择表

bCMP_EN	bVDD_REF_EN	MASK_CMP_CHAN	选择 CMP 反相输入端信号通道
0	x	xxb	断开信号通道，悬空
1	0	00b	断开信号通道，悬空
1	1	00b	连接到内部参考电压：12.5%的 VDD 电压
1	0	01b	连接到内部参考电压：100%的 VDD 电压
1	1	01b	连接到内部参考电压：25%的 VDD 电压
1	x	10b	连接到外部信号：AIN1（P1.1）
1	x	11b	连接到外部信号：AIN2（P1.2）

表 15.2.2 电压比较器 CMP 正相输入端和 ADC 输入内部信号通道选择表

bADC_EN	bADC_AIN_EN	bVDD_REF_EN	MASK_ADC_I_CH	选择 CMP 正相输入端和 ADC 输入内部信号通道
x	x	0	00b	断开内部信号通道，悬空
x	x	1	00b	连接到内部参考电压：50%的 VDD 电压
x	x	x	01b	连接到内部参考电压：V33 电压
x	x	x	10b	连接到内部电压/有噪声：54.5%的 V33 电压
1	0	x	11b	连接到内部信号：温度传感器 TS， 具体操作请参考 C 语言例子程序
0	x	x	11b	断开内部信号通道，悬空
x	1	x	11b	断开内部信号通道，悬空

表 15.2.3 电压比较器 CMP 正相输入端和 ADC 输入外部信号通道选择表

bADC_AIN_EN	MASK_ADC_CHAN	选择 CMP 正相输入端和 ADC 输入外部信号通道
0	xxxxb	断开外部信号通道（AIN0～AIN11），悬空
1	0000b	连接到外部信号：AIN0（P1.0）

1	0001b	连接到外部信号：AIN1（P1.1）
1	0010b	连接到外部信号：AIN2（P1.2）
1	0011b	连接到外部信号：AIN3（P1.3）
1	0100b	连接到外部信号：AIN4（P1.4）
1	0101b	连接到外部信号：AIN5（P1.5）
1	0110b	连接到外部信号：AIN6（P1.6）
1	0111b	连接到外部信号：AIN7（P1.7）
1	1000b	连接到外部信号：AIN8（P0.0）
1	1001b	连接到外部信号：AIN9（P0.1）
1	1010b	连接到外部信号：AIN10（P0.2）
1	1011b	连接到外部信号：AIN11（P0.3）
1	11xxb	断开外部信号通道（AIN0～AIN11），悬空

对于 CH546，MASK_ADC_CHAN 仅低 3 位有效，MASK_ADC_CHAN[3]始终为 0。

电压比较器 CMP 正相输入端和 ADC 输入可以只连接内部信号，也可以只连接外部信号，还可以同时连接内部信号和外部信号。在同时连接内外信号的情况下，内部信号和外部信号将实现互通，导通电阻为 2 个 Rsw 的串联，内部参考电压（另有其内阻）将通过上述两个 Rsw 电阻连接到外部信号引脚 AIN0～AIN11，相当于为信号引脚提供特定电压的上拉电阻。

Ca 是容量为 15pF 左右的采样电容。R2/R1 电阻比值是 54.5:45.5。4R/2R/R 电阻比值是 4:2:1。

ADC 数据寄存器(ADC_DAT)：

位	名称	访问	描述	复位值
[7:0]	ADC_DAT_H	RO	ADC 采样结果数据的高字节	0xh
[7:0]	ADC_DAT_L	RO	ADC 采样结果数据的低字节	xxh

ADC 引脚数字输入控制寄存器(ADC_PIN)：

位	名称	访问	描述	复位值
7	保留	RO	保留	0
6	保留	RO	保留	0
5	bAIN10_11_DI_DIS	RW	禁止 AIN10 和 AIN11 端口的数字输入，该位为 0 则允许	0
4	bAIN8_9_DI_DIS	RW	禁止 AIN8 和 AIN9 端口的数字输入，该位为 0 则允许	0
3	bAIN6_7_DI_DIS	RW	禁止 AIN6 和 AIN7 端口的数字输入，该位为 0 则允许	0
2	bAIN4_5_DI_DIS	RW	禁止 AIN4 和 AIN5 端口的数字输入，该位为 0 则允许	0
1	bAIN2_3_DI_DIS	RW	禁止 AIN2 和 AIN3 端口的数字输入，该位为 0 则允许	0
0	bAIN0_1_DI_DIS	RW	禁止 AIN0 和 AIN1 端口的数字输入，该位为 0 则允许	0

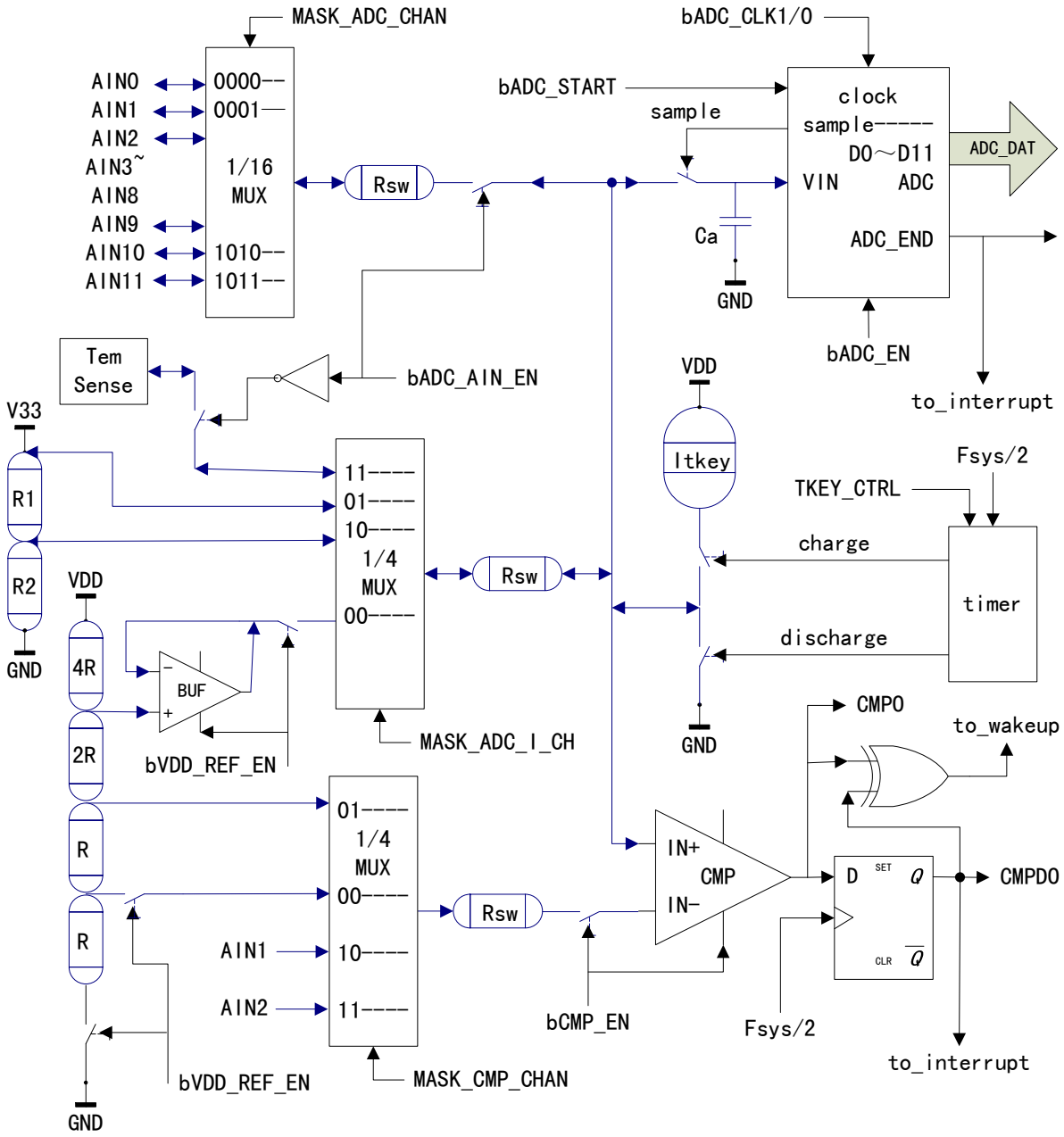


图 15.2.1 ADC/CMP/TKEY 结构图（蓝色线为模拟信号）

15.3 触摸按键 TKEY 寄存器

表 15.3.1 TKEY 相关寄存器列表

名称	地址	描述	复位值
TKEY_CTRL	F1h	触摸按键充电脉冲宽度控制寄存器	00h

触摸按键充电脉冲宽度控制寄存器(TKEY_CTRL)：

位	名称	访问	描述	复位值
[7:0]	TKEY_CTRL	WO	触摸按键充电脉冲宽度值，仅低 7 位有效，以 2 倍的系统周期为单位（2/Fsys）计数，计时到则自动启动 ADC 测量电容上电压	00h

15.4 ADC 和 Touch-Key 功能

ADC 采样模式配置步骤：

(1)、设置 ADC_CFG 寄存器中的 bADC_EN 位为 1，开启 ADC 模块，设置 bADC_CLKO/1 选择频率。

(2)、设置 ADC_CHAN 寄存器中的 MASK_ADC_CHAN 或 MASK_ADC_I_CH，选择外部或内部信号通道。

(3)、可选的，清零中断标志 bADC_IF。可选的，如果使用中断模式，还需要在此使能中断。

(4)、设置 ADC_CTRL 寄存器中的 bADC_START，启动一次 ADC 转换。

(5)、等待 bADC_START 变为 0，或者 bADC_IF 被置 1（如果之前已清零），表示 ADC 转换结束，可通过 ADC_DAT 读取结果数据。该数据是输入电压相对于 VDD 电源电压的 4095 等份的值，例如，结果数据是 475，说明输入电压接近 VDD 电压的 475/4095。如果 VDD 电源电压也不确定，那么可以另测一个确定的参考电压值，再按比例计算出被测的输入电压值和 VDD 电源电压值。

(6)、如果再次设置 bADC_START 则可启动下一次 ADC 转换。

(7)、如果 ADC 参考时钟频率较高导致采样时间较短，或者信号源串联内阻值较大，或者电源电压较低导致 Rsw 内阻较大，那么有可能 Ca 采样不到足够的信号电压，影响 ADC 结果。解决方法是丢弃第一次 ADC 数据，立即启动第二次 ADC 并用其 ADC 结果数据，相当于采样两次。

(7)、对精度要求较高时，建议使用前校准，用软件消除固有偏差。

电压比较器模式配置步骤：

(1)、设置 ADC_CFG 寄存器中的 bCMP_EN 位为 1，开启电压比较器模块。

(2)、设置 ADC_CHAN 寄存器中的 MASK_ADC_CHAN 和 MASK_CMP_CHAN 及 MASK_ADC_I_CH，分别选择正相输入端和反相输入端信号。可以选择 AIN0～AIN11 与 AIN1/AIN2 比较、AIN0～AIN11 与内部参考电压比较、AIN1/AIN2 与内部参考电压比较等多种组合。

(3)、可选的，清零中断标志 bCMP_IF。可选的，如果使用中断模式，还需要在此使能中断。

(4)、任何时候都可查询 bCMPO 位的状态获得当前比较器的结果。

(5)、如果 bCMP_IF 变为 1，表示比较器的结果发生了变化。

Touch-Key 检测步骤：

(1)、设置 ADC_CFG 寄存器中的 bADC_EN 位为 1，开启 ADC 模块，设置 bADC_CLKO/1 选择频率。

(2)、设置 ADC_CHAN 寄存器中的 MASK_ADC_CHAN，选择触摸按键信号通道。

(3)、根据触摸按键实际电容大小选择合适的充电脉冲宽度，写入 TKEY_CTRL 寄存器。简单计算公式如下（假定触摸按键外部电容 Ckey=25pF，假定 VDD=5V，假定 Fsys=12MHz，粗略计算）：

```
count=(Ckey+Cint)*0.7VDD/ITKEY/(2/Fsys)=(25p+15p)*0.35*5*12M/50u=17
TKEY_CTRL=count > 127 ? 127 : count
```

(4)、可选的，如果使用中断模式，还需要在此使能中断。

(5)、当触摸按键电容充电计时到后，CH547 自动设置 bADC_START 启动 ADC 测量电容上的电压

(6)、等待 bTKEY_ACT 变为 0，或者 bADC_IF 被置 1，表示充电和 ADC 转换结束，可通过 ADC_DAT 读取结果数据。软件再用该数值与之前没有按键时的数值进行比较，根据电容的变化量，判断该触摸按键是否被按下。

(7)、根据需要转到步骤(2)选择另一个触摸按键信号通道进行检测。

(8)、如果触摸按键实际电容大于 40pF 或者主频是 48MHz 和 6MHz 之一，那么内部自动放电时间有可能不足，可能需要将所在 GPIO 输出 1uS 左右低电平实现对上述电容的充分放电。

上述被选择的外部模拟信号通道，其所在 GPIO 引脚必须设置为高阻输入模式、或者开漏输出模式并且处于输出 1 的状态（相当于高阻输入），Pn_DIR_PU[x]=0，并且关闭上拉电阻和下拉电阻。

16、USB 控制器

16.1 USB 控制器简介

CH547 内嵌 USB 设备控制器和 USB 收发器，特性如下：

(1)、支持 USB 2.0 全速 12Mbps 或者低速 1.5Mbps；

(2)、支持 USB 控制传输、批量传输、中断传输、同步/实时传输；

(3)、支持最大 64 字节的数据包，内置 FIFO，支持中断和 DMA。

CH547 的 USB 相关寄存器分为 2 个部分。

(1)、USB 全局寄存器；

(2)、USB 设备控制器寄存器。

16.2 全局寄存器

表 16.2.1 USB 全局寄存器列表（标灰受 bUC_RESET_SIE 复位控制）

名称	地址	描述	复位值
USB_INT_FG	D8h	USB 中断标志寄存器	0010 0000b
USB_INT_ST	D9h	USB 中断状态寄存器(只读)	00xx xxxxb
USB_MIS_ST	DAh	USB 杂项状态寄存器(只读)	xx10 1000b
USB_RX_LEN	DBh	USB 接收长度寄存器(只读)	0xxx xxxxb
USB_INT_EN	E1h	USB 中断使能寄存器	0000 0000b
USB_CTRL	E2h	USB 控制寄存器	0000 0110b
USB_DEV_AD	E3h	USB 设备地址寄存器	0000 0000b

USB 中断标志寄存器(USB_INT_FG)：

位	名称	访问	描述	复位值
7	U_IS_NAK	RO	该位为 1 表示当前 USB 传输过程中接收到 NAK 忙响应；该位为 0 表示接收到非 NAK 响应	0
6	U_TOG_OK	RO	当前 USB 传输 DATA0/1 同步标志匹配状态，该位为 1 表示同步，数据有效；该位为 0 表示不同步，数据可能无效	0
5	U_SIE_FREE	RO	USB 协议处理器的空闲状态位，该位为 0 表示忙，正在进行 USB 传输；该位为 1 表示 USB 空闲	1
4	UIF_FIFO_OV	RW	USB FIFO 溢出中断标志位，该位为 1 表示 FIFO 溢出中断；该位为 0 无中断。直接位访问清零或写 1 清零	0
3	保留	RO	保留	0
2	UIF_SUSPEND	RW	USB 总线挂起或唤醒事件中断标志位，该位为 1 表示有中断，该中断由 USB 挂起事件或唤醒事件触发；该位为 0 表示无中断。直接位访问清零或写 1 清零	0
1	UIF_TRANSFER	RW	USB 传输完成中断标志位，该位为 1 表示有中断，该中断由一个 USB 传输完成触发；该位为 0 表示无中断。直接位访问清零或写 1 清零	0
0	UIF_BUS_RST	RW	USB 总线复位事件中断标志位，该位为 1 表示有中断，该中断由 USB 总线复位事件触发；该位为 0 表示无中断。直接位访问清零或写 1 清零	0

USB 中断状态寄存器(USB_INT_ST)：

位	名称	访问	描述	复位值

7	bUIS_IS_NAK	RO	该位为 1 表示当前 USB 传输过程中接收到 NAK 忙响应。同 U_IS_NAK	0
6	bUIS_TOG_OK	RO	当前 USB 传输 DATA0/1 同步标志匹配状态，该位为 1 表示同步；该位为 0 表示不同步。同 U_TOG_OK	0
5	bUIS_TOKEN1	RO	当前 USB 传输事务的令牌 PID 标识高位	x
4	bUIS_TOKEN0	RO	当前 USB 传输事务的令牌 PID 标识低位	x
[3:0]	MASK_UIS_ENDP	RO	当前 USB 传输事务的端点号，0000 表示端点 0；…；1111 表示端点 15	xxxxb

bUIS_TOKEN1 和 bUIS_TOKEN0 组成 MASK_UIS_TOKEN，用于 USB 设备模式下标识当前 USB 传输事务的令牌 PID：00 表示 OUT 包；01 表示 SOF 包；10 表示 IN 包；11 表示 SETUP 包。

USB 杂项状态寄存器(USB_MIS_ST)：

位	名称	访问	描述	复位值
7	保留	RO	保留	x
6	保留	RO	保留	x
5	bUMS_SIE_FREE	RO	USB 协议处理器的空闲状态位，该位为 0 表示忙，正在进行 USB 传输；该位为 1 表示 USB 空闲。同 U_SIE_FREE	1
4	bUMS_R_FIFO_RDY	RO	USB 接收 FIFO 数据就绪状态位，该位为 0 表示接收 FIFO 为空；该位为 1 表示接收 FIFO 非空	0
3	bUMS_BUS_RESET	RO	USB 总线复位状态位，该位为 0 表示当前没有 USB 总线复位；该位为 1 表示当前正在 USB 总线复位	1
2	bUMS_SUSPEND	RO	USB 挂起状态位，该位为 0 表示当前有 USB 活动；该位为 1 表示已经有一段时间没有 USB 活动，请求挂起	0
1	保留	RO	保留	0
0	保留	RO	保留	0

USB 接收长度寄存器(USB_RX_LEN)：

位	名称	访问	描述	复位值
[7:0]	bUSB_RX_LEN	RO	当前 USB 端点接收到的数据的字节数	xxh

USB 中断使能寄存器(USB_INT_EN)：

位	名称	访问	描述	复位值
7	bUIE_DEV_SOF	RW	该位为 1 使能接收 SOF 包中断；为 0 禁止	0
6	bUIE_DEV_NAK	RW	该位为 1 使能接收到 NAK 中断；为 0 禁止	0
5	保留	RO	保留	0
4	bUIE_FIFO_OV	RW	该位为 1 使能 FIFO 溢出中断；该位为 0 关闭使能	0
3	保留	RO	保留	0
2	bUIE_SUSPEND	RW	该位为 1 使能 USB 总线挂起或唤醒事件中断；为 0 禁止	0
1	bUIE_TRANSFER	RW	该位为 1 使能 USB 传输完成中断；该位为 0 禁止	0
0	bUIE_BUS_RST	RW	该位为 1 使能 USB 总线复位事件中断；该位为 0 禁止	0

USB 控制寄存器(USB_CTRL)：

位	名称	访问	描述	复位值

7	保留	RO	保留	0
6	bUC_LOW_SPEED	RW	USB 总线信号传输速率选择位,该位为 0 选择全速 12Mbps;该位为 1 选择低速 1.5Mbps	0
5	bUC_DEV_PU_EN	RW	USB 设备使能和内部上拉电阻控制位,该位为 1 则使能 USB 设备传输并且启用内部上拉电阻	0
5	bUC_SYS_CTRL1	RW	USB 系统控制高位	0
4	bUC_SYS_CTRL0	RW	USB 系统控制低位	0
3	bUC_INT_BUSY	RW	USB 传输完成中断标志未清零前自动暂停使能位，该位为 1 则在中断标志 UIF_TRANSFER 未清零前自动暂停，自动应答忙 NAK；该位为 0 则不暂停	0
2	bUC_RESET_SIE	RW	USB 协议处理器软件复位控制位,该位为 1 则强制复位 USB 协议处理器及大部分 USB 控制寄存器，需要软件清零	1
1	bUC_CLR_ALL	RW	该位为 1 清空 USB 中断标志和 FIFO，需要软件清零	1
0	bUC_DMA_EN	RW	该位为 1 使能 USB 的 DMA 和 DMA 中断；为 0 关闭使能	0

由 bUC_SYS_CTRL1 和 bUC_SYS_CTRL0 组成 USB 系统控制组合：

bUC_SYS_CTRL1	bUC_SYS_CTRL0	USB 系统控制描述
0	0	禁止 USB 设备功能，关闭内部上拉电阻
0	1	使能 USB 设备功能，关闭内部上拉，需加外部上拉
1	X	使能 USB 设备功能，启用内部 1.5KΩ 上拉电阻。该上拉电阻优先于下拉电阻，也可用于 GPIO 模式

USB 设备地址寄存器(USB_DEV_AD)：

位	名称	访问	描述	复位值
7	bUDA_GP_BIT	RW	USB 通用标志位：使用者可自定义，可软件清零或置位	0
[6:0]	MASK_USB_ADDR	RW	该 USB 设备的地址	00h

16.3 设备寄存器

在 USB 设备模式下 CH547 提供了端点 0、1、2、3、4 共 5 组双向端点，所有端点的最大数据包长度都是 64 字节。

端点 0 是默认端点，支持控制传输，发送和接收共用一个 64 字节数据缓冲区。

端点 1、端点 2、端点 3 各包括一个发送端点 IN 和一个接收端点 OUT，发送和接收各有一个独立的 64 字节或者双 64 字节数据缓冲区，支持控制传输、批量传输、中断传输和实时/同步传输。

端点 4 包括一个发送端点 IN 和一个接收端点 OUT，发送和接收各有一个独立的 64 字节数据缓冲区，支持控制传输、批量传输、中断传输和实时/同步传输。

每组端点都具有一个控制寄存器 UEPn_CTRL 和发送长度寄存器 UEPn_T_LEN(n=0/1/2/3/4)，用于设定该端点的同步触发位、对 OUT 事务和 IN 事务的响应以及发送数据的长度等。

作为 USB 设备所必要的 USB 总线上拉电阻可以由软件随时设置是否启用，当 USB 控制寄存器 USB_CTRL 中的 bUC_DEV_PU_EN 置 1 时,CH547 根据 bUD_LOW_SPEED 在内部为 USB 总线的 DP 引脚或者 DM 引脚连接上拉电阻，并启用 USB 设备功能。

当检测到 USB 总线复位、USB 总线挂起或唤醒事件，或者当 USB 成功处理完数据发送或者数据接收后，USB 协议处理器都将设置相应的中断标志并产生中断请求。应用程序可以直接查询或在 USB 中断服务程序中查询并分析中断标志寄存器 USB_INT_FG，根据 UIF_BUS_RST 和 UIF_SUSPEND 进行相应的处理；并且，如果 UIF_TRANSFER 有效，那么还需要继续分析 USB 中断状态寄存器 USB_INT_ST，根据当前端点号 MASK_UIS_ENDP 和当前事务令牌 PID 标识 MASK_UIS_TOKEN 进行相应的处理。如果事

先设定了各个端点的 OUT 事务的同步触发位 bUEP_R_TOG，那么可以通过 U_TOG_OK 或 bUIS_TOG_OK 判断当前所接收到的数据包的同步触发位是否与该端点的同步触发位匹配，如果数据同步，则数据有效；如果数据不同步，则数据应该被丢弃。每次处理完 USB 发送或者接收中断后，都应该正确修改相应端点的同步触发位，用于同步下次所发送的数据包和检测下次所接收的数据包是否同步；另外，通过设置 bUEP_AUTO_TOG 可以实现在发送成功或者接收成功后自动翻转相应的同步触发位。

各个端点准备发送的数据在各自的缓冲区中，准备发送的数据长度是独立设定在 UEPn_T_LEN 中；各个端点接收到的数据在各自的缓冲区中，但是接收到的数据长度都在 USB 接收长度寄存器 USB_RX_LEN 中，可以在 USB 接收中断时根据当前端点号区分。

表 16.3.1 USB 设备相关寄存器列表（标灰受 bUC_RESET_SIE 复位控制）

名称	地址	描述	复位值
UDEV_CTRL	D1h	USB 设备物理端口控制寄存器	00xx 0000b
UEP1_CTRL	D2h	端点 1 控制寄存器	0000 0000b
UEP1_T_LEN	D3h	端点 1 发送长度寄存器	0xxx xxxxb
UEP2_CTRL	D4h	端点 2 控制寄存器	0000 0000b
UEP2_T_LEN	D5h	端点 2 发送长度寄存器	0000 0000b
UEP3_CTRL	D6h	端点 3 控制寄存器	0000 0000b
UEP3_T_LEN	D7h	端点 3 发送长度寄存器	0xxx xxxxb
UEP0_CTRL	DCh	端点 0 控制寄存器	0000 0000b
UEP0_T_LEN	DDh	端点 0 发送长度寄存器	0xxx xxxxb
UEP4_CTRL	DEh	端点 4 控制寄存器	0000 0000b
UEP4_T_LEN	DFh	端点 4 发送长度寄存器	0xxx xxxxb
UEP4_1_MOD	EAh	端点 1、4 模式控制寄存器	0000 0000b
UEP2_3_MOD	EBh	端点 2、3 模式控制寄存器	0000 0000b
UEP0_DMA_H	EDh	端点 0 和 4 缓冲区起始地址高字节	0000 0xxxb
UEP0_DMA_L	ECh	端点 0 和 4 缓冲区起始地址低字节	xxxx xxxxb
UEP0_DMA	ECh	UEP0_DMA_L 和 UEP0_DMA_H 组成 16 位 SFR	0xxxh
UEP1_DMA_H	EFh	端点 1 缓冲区起始地址高字节	0000 0xxxb
UEP1_DMA_L	EEh	端点 1 缓冲区起始地址低字节	xxxx xxxxb
UEP1_DMA	EEh	UEP1_DMA_L 和 UEP1_DMA_H 组成 16 位 SFR	0xxxh
UEP2_DMA_H	E5h	端点 2 缓冲区起始地址高字节	0000 0xxxb
UEP2_DMA_L	E4h	端点 2 缓冲区起始地址低字节	xxxx xxxxb
UEP2_DMA	E4h	UEP2_DMA_L 和 UEP2_DMA_H 组成 16 位 SFR	0xxxh
UEP3_DMA_H	E7h	端点 3 缓冲区起始地址高字节	0000 0xxxb
UEP3_DMA_L	E6h	端点 3 缓冲区起始地址低字节	xxxx xxxxb
UEP3_DMA	E6h	UEP3_DMA_L 和 UEP3_DMA_H 组成 16 位 SFR	0xxxh

USB 设备物理端口控制寄存器(UDEV_CTRL)，受 bUC_RESET_SIE 复位控制：

位	名称	访问	描述	复位值
7	bUD_PD_DIS	RW	USB 设备端口 UDP/UDM 引脚内部下拉电阻禁用位，该位为 1 禁用内部下拉电阻；该位为 0 使能内部下拉电阻。该位也可用于 GPIO 模式提供下拉电阻	0
6	保留	RO	保留	0
5	bUD_DP_PIN	RO	当前 UDP 引脚状态，为 0 表示低电平；为 1 表示高电平	x
4	bUD_DM_PIN	RO	当前 UDM 引脚状态，为 0 表示低电平；为 1 表示高电平	x

3	保留	RO	保留	0
2	bUD_LOW_SPEED	RW	USB 设备物理端口低速模式使能位，该位为 1 选择 1.5Mbps 低速模式；该位为 0 选择 12Mbps 全速模式	0
1	bUD_GP_BIT	RW	USB 设备模式通用标志位：使用者可自己定义，可软件清零或置位	0
0	bUD_PORT_EN	RW	USB 设备物理端口使能位，该位为 1 使能物理端口；该位为 0 禁用物理端口	0

端点 n 控制寄存器(UEPn_CTRL)：

位	名称	访问	描述	复位值
7	bUEP_R_TOG	RW	USB 端点 n 的接收器(处理 SETUP/OUT 事务)期望的同步触发位，该位为 0 表示期望 DATA0；为 1 表示期望 DATA1	0
6	bUEP_T_TOG	RW	USB 端点 n 的发送器(处理 IN 事务)准备的同步触发位，该位为 0 表示发送 DATA0；为 1 表示发送 DATA1	0
5	保留	RO	保留	0
4	bUEP_AUTO_TOG	RW	同步触发位自动翻转使能控制位，该位为 1 表示在发送成功或接收成功后自动翻转相应的同步触发位；为 0 表示不自动翻转，但可以手动切换。只支持端点 1/2/3 的单收或者单发模式，同一端点 RX_EN 和 TX_EN 同时为 1 时不支持	0
3	bUEP_R_RES1	RW	端点 n 的接收器对 SETUP/OUT 事务的响应控制高位	0
2	bUEP_R_RES0	RW	端点 n 的接收器对 SETUP/OUT 事务的响应控制低位	0
1	bUEP_T_RES1	RW	端点 n 的发送器对 IN 事务的响应控制高位	0
0	bUEP_T_RES0	RW	端点 n 的发送器对 IN 事务的响应控制低位	0

由 bUEP_R_RES1 和 bUEP_R_RES0 组成的 MASK_UEP_R_RES 用于控制端点 n 的接收器对 SETUP/OUT 事务的响应方式：00 表示应答 ACK 或就绪；01 表示超时/无响应，用于实现非端点 0 的实时/同步传输；10 表示应答 NAK 或忙；11 表示应答 STALL 或错误。

由 bUEP_T_RES1 和 bUEP_T_RES0 组成的 MASK_UEP_T_RES 用于控制端点 n 的发送器对 IN 事务的响应方式：00 表示应答 DATA0/DATA1 或数据就绪并期望 ACK；01 表示应答 DATA0/DATA1 并期望无响应，用于实现非端点 0 的实时/同步传输；10 表示应答 NAK 或忙；11 表示应答 STALL 或错误。

端点 n 发送长度寄存器(UEPn_T_LEN)：

位	名称	访问	描述	复位值
[7:0]	bUEPn_T_LEN	RW	设置 USB 端点 n 准备发送的数据字节数(n=0/1/3/4)	xxh
	bUEP2_T_LEN		设置 USB 端点 2 准备发送的数据字节数	00h

USB 端点 1、4 模式控制寄存器(UEP4_1_MOD)：

位	名称	访问	描述	复位值
7	bUEP1_RX_EN	RW	该位为 0 禁止端点 1 接收；为 1 使能端点 1 接收(OUT)	0
6	bUEP1_TX_EN	RW	该位为 0 禁止端点 1 发送；为 1 使能端点 1 发送(IN)	0
5	保留	RO	保留	0
4	bUEP1_BUF_MOD	RW	端点 1 数据缓冲区模式控制位	0
3	bUEP4_RX_EN	RO	该位为 0 禁止端点 4 接收；为 1 使能端点 4 接收(OUT)	0
2	bUEP4_TX_EN	RW	该位为 0 禁止端点 4 发送；为 1 使能端点 4 发送(IN)	0
[1:0]	保留	RO	保留	00b

由 bUEP4_RX_EN 和 bUEP4_TX_EN 组合控制 USB 端点 0 和 4 的数据缓冲区模式，参考下表。

表 16.3.2 端点 0 和 4 缓冲区模式

bUEP4_RX_EN	bUEP4_TX_EN	结构描述：以 UEP0_DMA 为起始地址由低向高排列
0	0	端点 0 单 64 字节收发共用缓冲区(IN 和 OUT)
1	0	端点 0 单 64 字节收发共用缓冲区；端点 4 单 64 字节接收缓冲区(OUT)
0	1	端点 0 单 64 字节收发共用缓冲区；端点 4 单 64 字节发送缓冲区(IN)
1	1	端点 0 单 64 字节收发共用缓冲区；端点 4 单 64 字节接收缓冲区(OUT)； 端点 4 单 64 字节发送缓冲区(IN)。全部 192 字节排列如下： UEP0_DMA+0 地址：端点 0 收发共用； UEP0_DMA+64 地址：端点 4 接收； UEP0_DMA+128 地址：端点 4 发送

USB 端点 2、3 模式控制寄存器(UEP2_3_MOD)：

位	名称	访问	描述	复位值
7	bUEP3_RX_EN	RW	该位为 0 禁止端点 3 接收；为 1 使能端点 3 接收(OUT)	0
6	bUEP3_TX_EN	RW	该位为 0 禁止端点 3 发送；为 1 使能端点 3 发送(IN)	0
5	保留	RO	保留	0
4	bUEP3_BUF_MOD	RW	端点 3 数据缓冲区模式控制位	0
3	bUEP2_RX_EN	RO	该位为 0 禁止端点 2 接收；为 1 使能端点 2 接收(OUT)	0
2	bUEP2_TX_EN	RW	该位为 0 禁止端点 2 发送；为 1 使能端点 2 发送(IN)	0
1	保留	RO	保留	0
0	bUEP2_BUF_MOD	RW	端点 2 数据缓冲区模式控制位	0

由 bUEPn_RX_EN 和 bUEPn_TX_EN 以及 bUEPn_BUF_MOD(n=1/2/3)组合分别控制 USB 端点 1、2、3 的数据缓冲区模式，参考下表。其中的双 64 字节缓冲区模式，USB 数据传输时将根据 bUEP_*_TOG=0 选择前 64 字节缓冲区，根据 bUEP_*_TOG=1 选择后 64 字节缓冲区，实现自动切换。

表 16.3.3 端点 n 缓冲区模式(n=1/2/3)

bUEPn_RX_EN	bUEPn_TX_EN	bUEPn_BUF_MOD	结构描述：以 UEPn_DMA 为起始地址由低向高排列
0	0	x	端点被禁用，未用到 UEPn_DMA 缓冲区
1	0	0	单 64 字节接收缓冲区(OUT)
1	0	1	双 64 字节接收缓冲区，通过 bUEP_R_TOG 选择
0	1	0	单 64 字节发送缓冲区(IN)
0	1	1	双 64 字节发送缓冲区，通过 bUEP_T_TOG 选择
1	1	0	单 64 字节接收缓冲区；单 64 字节发送缓冲区
1	1	1	双 64 字节接收缓冲区，通过 bUEP_R_TOG 选择；双 64 字节发送缓冲区，通过 bUEP_T_TOG 选择。 全部 256 字节排列如下： UEPn_DMA+0 地址：bUEP_R_TOG=0 时端点接收； UEPn_DMA+64 地址：bUEP_R_TOG=1 时端点接收； UEPn_DMA+128 地址：bUEP_T_TOG=0 时端点发送； UEPn_DMA+192 地址：bUEP_T_TOG=1 时端点发送

USB 端点 n 缓冲区起始地址(UEPn_DMA)(n=0/1/2/3)：

位	名称	访问	描述	复位值
[7:0]	UEPn_DMA_H	RW	端点 n 缓冲区起始地址高字节，仅低 3 位有效，高 5 位	0xh

			固定为 0	
[7:0]	UEPn_DMA_L	RW	端点 n 缓冲区起始地址低字节	xxh

注：接收数据的缓冲区的长度 >= min（可能接收到的最大数据包长度 + 2 字节，64 字节）

17、参数

17.1 绝对最大值(临界或者超过绝对最大值将可能导致芯片工作不正常甚至损坏)

名称	参数说明		最小值	最大值	单位
TA	工作时的环境温度	Fsys<40MHz	-40	85	℃
		Fsys=48MHz 并且 bLDO_CORE_VOL=1（必要时）	-40	70	℃
		Fsys=48MHz 并且 bLDO_CORE_VOL=0	-40	70	℃
TAROM	Flash-ROM/EEPROM 擦写操作的环境温度（建议）		-20	85	℃
TS	储存时的环境温度		-55	125	℃
VDD	电源电压(VDD 接电源，GND 接地)		-0.4	7.0	V
V33	内部 USB 电源电压		-0.4	VDD+0.4	V
VIO	输入或者输出引脚上的电压		-0.4	VDD+0.4	V
VIOU	UDP/UDM 引脚上的电压		-0.4	V33+0.4	V
VIOHV	P5.5/HVOD 引脚上的电压		-0.4	13	V

17.2 电气参数 5V(测试条件：TA=25℃，VDD=5V，Fsys=12MHz)

名称	参数说明		最小值	典型值	最大值	单位
VDD5	VDD 引脚电源电压	V33 仅外接电容	3.7	5	6.5	V
V33	内部电源调整器输出电压（睡眠时自动短接到 VDD）	TA=-15～65℃	3.23	3.3	3.38	V
		TA=-40～85℃	3.2	3.3	3.4	V
ICC48M5	Fsys=48MHz 工作时的总电源电流		6.3	7.4		mA
ICC12M5	Fsys=12MHz 工作时的总电源电流		2.5	3.0		mA
ICC750K5	Fsys=750KHz 工作时的总电源电流		1.4	1.6		mA
ISLP5	待机/正常睡眠后的总电源电流			1.1	1.4	mA
ISLP5L	bLDO_3V3_OFF=1 关闭 LDO，下电/深度睡眠后的总电源电流			3.5	12	uA
IADC5	ADC 模数转换模块工作电流			200	800	uA
ICMP5	电压比较器模块工作电流			100	500	uA
ITKEY5	触摸按键电容充电电流		35	50	70	uA
VIL5	低电平输入电压		0		1.2	V
VIH5	高电平输入电压		2.4		VDD	V
VOL5	低电平输出电压(15mA 吸入电流)				0.4	V
VOH5	高电平输出电压(6mA 输出电流)		VDD-0.4			V
VOH5U	UDP/UDM 高电平输出电压(8mA 输出电流)		V33-0.4			V
VHVOD	P5.5/HVOD 引脚上的电压(不输出/高阻)		0	12	12.6	V
IIN	无上拉输入端的输入电流		-5	0	5	uA
IDN5	带下拉电阻输入端的输入电流		-35	-70	-140	uA
IUP5	带上拉电阻输入端的输入电流		35	70	140	uA
IUP5X	带上拉输入端由低向高翻转时的输入电流		250	400	600	uA
Rsw5	ADC 等模块的模拟开关的导通电阻		500	700	1350	Ω

Vpot	电源上电复位的门限电压	2.3	4.0	4.6	V

17.3 电气参数 3.3V(测试条件：TA=25℃，VDD=V33=3.3V，Fsys=12MHz)

名称	参数说明		最小值	典型值	最大值	单位
VDD3	VDD 引脚电源电压	V33 短接到 VDD，开启 USB	3.0	3.3	3.6	V
		V33 短接到 VDD，关闭 USB	2.7	3.3	3.6	V
ICC48M3	Fsys=48MHz 工作时的总电源电流		6.3	7.4		mA
ICC12M3	Fsys=12MHz 工作时的总电源电流		2.5	3.0		mA
ICC750K3	Fsys=750KHz 工作时的总电源电流		1.4	1.6		mA
ISLP3	待机/正常睡眠后的总电源电流			1.1	1.3	mA
ISLP3L	bLDO_3V3_OFF=1 关闭 LDO，下电/深度睡眠后的总电源电流			1.7	8	uA
IADC3	ADC 模数转换模块工作电流			180	700	uA
ICMP3	电压比较器模块工作电流			70	300	uA
ITKEY3	触摸按键电容充电电流		35	50	70	uA
VIL3	低电平输入电压		0		0.8	V
VIH3	高电平输入电压		1.9		VDD	V
VOL3	低电平输出电压(10mA 吸入电流)				0.4	V
VOH3	高电平输出电压(4mA 输出电流)		VDD-0.4			V
VOH3U	UDP/UDM 高电平输出电压(8mA 输出电流)		V33-0.4			V
VHVOD	P5.5/HVOD 引脚上的电压(不输出/高阻)		0	12	12.6	V
IIN	无上拉输入端的输入电流		-5	0	5	uA
IDN3	带下拉电阻输入端的输入电流		-15	-30	-60	uA
IUP3	带上拉电阻输入端的输入电流		15	30	60	uA
IUP3X	带上拉输入端由低向高翻转时的输入电流		100	170	250	uA
Rsw3	ADC 等模块的模拟开关的导通电阻		600	1000	2500	Ω
Vpot	电源上电复位的门限电压		2.3	2.7	3.0	V

17.4 时序参数(测试条件：TA=25℃，VDD=5V 或 VDD=V33=3.3V，Fsys=12MHz)

名称	参数说明		最小值	典型值	最大值	单位
Fxt	外部晶体频率或者 XI 输入时钟频率		6	24	24	MHz
Fosc	VDD>=3V 时经校准后的内部时钟频率	TA=-15～65℃	23.64	24	24.36	MHz
		TA=-40～85℃	23.5	24	24.5	MHz
Fosc3	VDD<3V 时经校准后的内部时钟频率		23.28	24	24.72	MHz
Fpll	内部倍频后的 PLL 频率		24	96	96	MHz
Fusb4x	使用 USB 功能时，USB 采样时钟频率		47.04	48	48.96	MHz
Fsys	系统主频时钟频率（VDD>=3V）		0.1	12	48	MHz
	系统主频时钟频率（VDD<3V）		0.1	12	24	MHz
Tpor	电源上电复位延时		8	11	15	mS
Trst	从 RST 外部输入有效复位信号的宽度		70			nS
Trdl	热复位延时		20	30	50	uS
Twdc	看门狗溢出周期/定时周期的计算公式		131072 * (0x100 - WDOG_COUNT) / Fsys			
Tusp	检测 USB 自动挂起时间		4	5	6	mS
Twaksb	芯片待机/正常睡眠后唤醒完成时间		0.5	0.8	3	uS

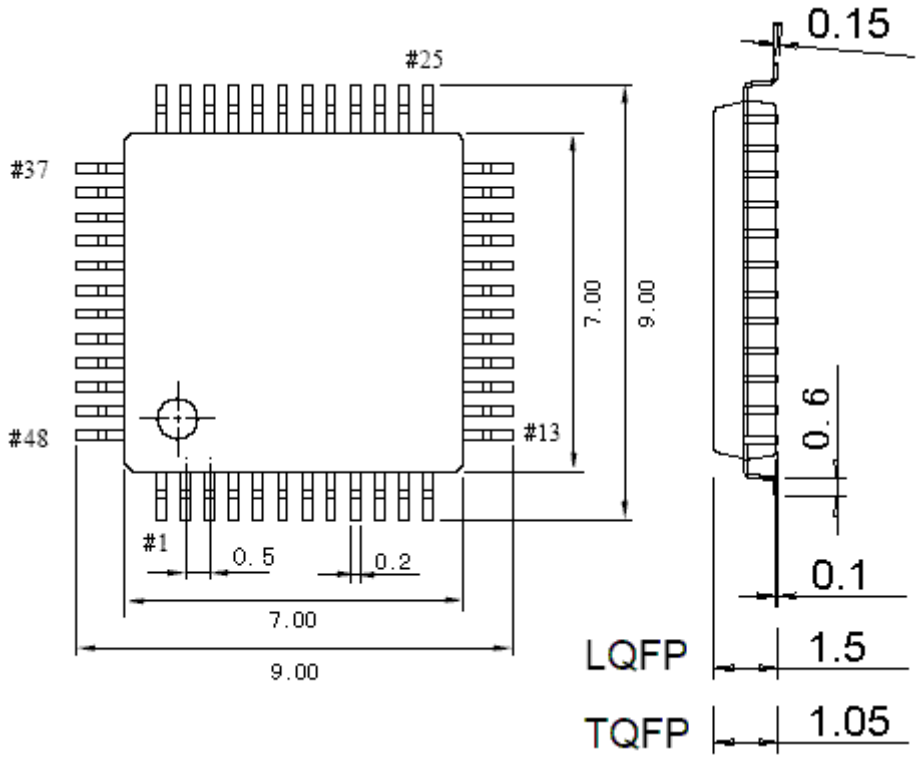
Twakdp	芯片下电/深度睡眠后唤醒完成时间	120	200	1000	uS

17.5 其它参数(测试条件：TA=25℃，VDD=4.5V～5.5V 或 VDD=V33=3.0V～3.6V)

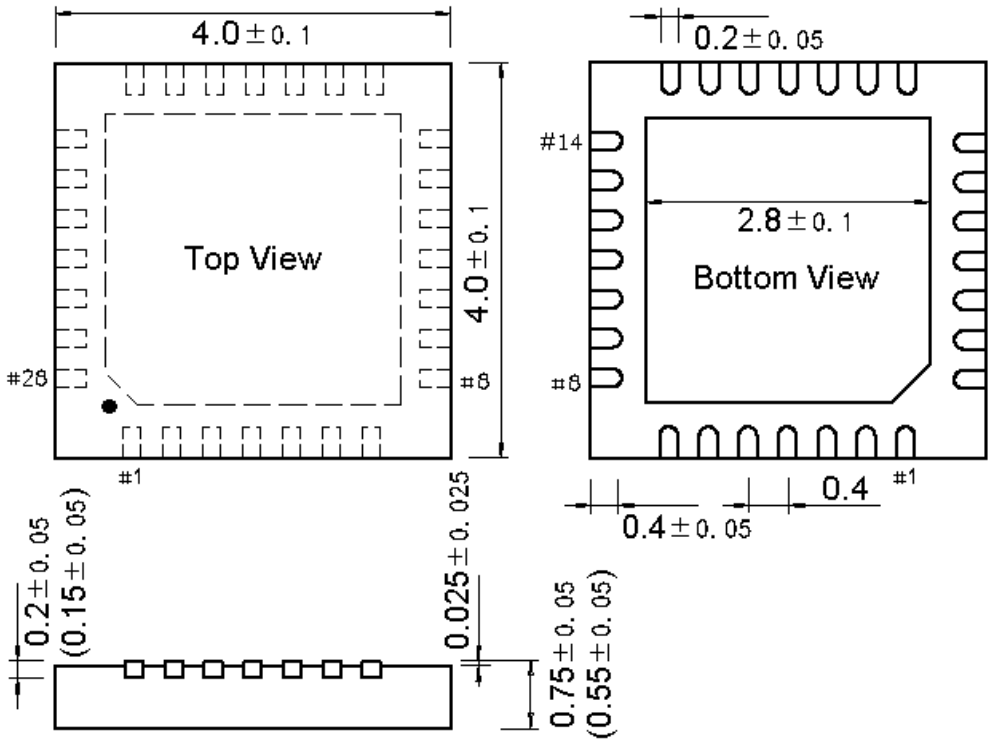
名称	参数说明	最小值	典型值	最大值	单位
RTS	TS 温度传感器的测量范围	-40		90	℃
ATSC	温度传感器经软件校准后的测量误差		±7		℃
CTSV	温度传感器的灵敏度（电压/温度系数）	4	5	6	mV/℃
TERPG	Flash-ROM/EEPROM 的单次擦写操作时间	2	5	8	mS
NEPCE	Flash-ROM/EEPROM 的擦写次数 （erase/program cycle endurance）	10K	非担保 100K		times
TDR	Flash-ROM/EEPROM 的数据保持能力	10			years
VESD	I/O 输入或者输出引脚上的 ESD 耐压	4K	非担保 8K		V

18、封装尺寸

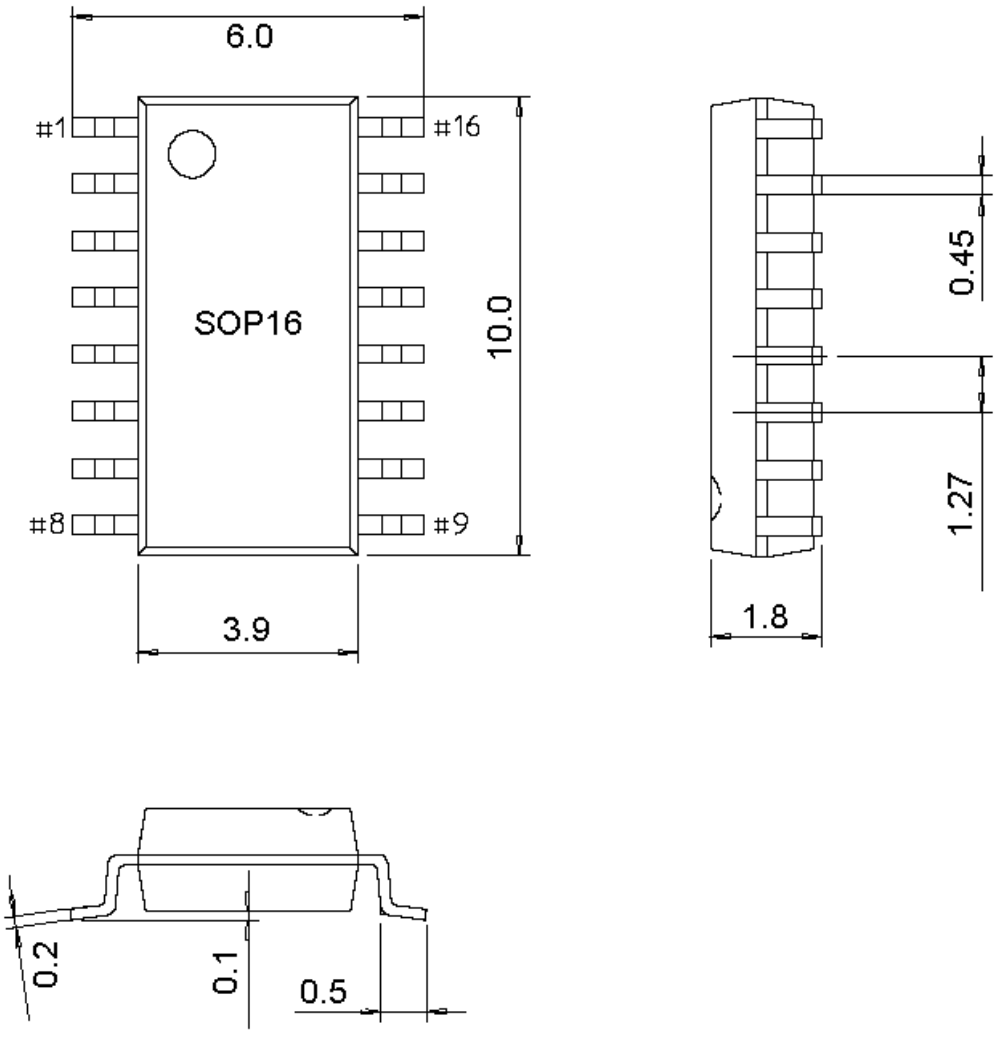
18.1 LQFP48-7*7



18.2 QFN28-4*4



18.3 SOP16-150mil



19、修改记录

版本	日期	说明
V1.0	2018.07.21	初版发行
V1.1	2018.11.08	删除例子程序文件名，修改 VDD3，增加 INTX
V1.2	2019.05.28	寄存器改名 POWER_CFG，建议睡眠期间关闭全局中断， 注明睡眠期间 V33 将自动短接到 VDD，加入封装尺寸
V1.3	2019.11.29	修改笔误 12.3 节 PWM_CTRL，修改笔误 15.4 节一(5)
V1.4	2021.10.21	修改 16.3 节 bUEP_AUTO_TOG，限制主频不超过 48MHz， 提醒 USB 引脚外部不串联电阻